Kỹ thuật điều chế PWM hai bậc nhằm cân bằng điện áp hai tụ điện một chiều trong bộ nghịch lưu áp 3 bậc NPC

A Two-level Pulse Width Modulation to Balance Neutral Point Voltage in Three-level NPC Inverter

Nguyễn Văn Nhờ, Đới Văn Môn
ĐH Bách khoa TP Hồ Chí Minh
E-mail: nvnho@hcmut.edu.vn, doianhmon@gmail.com

Abstract
The paper presents a novel offset based two-level pulse width modulations to balance neutral point voltage in three-phase three-level neutral point clamped inverters. The proposed method uses local offset voltages to calculate the value and identify the direction of neutral point current between two capacitors through the feedback signals of load current and two capacitor voltages. With the pulse width modulation method and flexible offset voltages, the proposed method can control and maintain the balance voltages between two capacitors. Simulation and experimental results are provided in order to validate the proposed method.

Keywords
Pulse width modulation, neutral point clamped.

Tóm tắt[1]
Bài báo trình bày kỹ thuật điều chế chuyển mạch hai bậc sử dụng hàm offset để cân bằng điện áp giữa hai tụ điện một chiều trong bộ nghịch lưu áp 3 pha 3 bậc dạng diode kẹp. Kỹ thuật này dựa trên cơ sở sử dụng hàm offset cục bộ, thông qua các tín hiệu hồi tiếp của dòng điện tải và điện áp trên 2 tụ điện một chiều để tính toán giá trị và chiều dòng điện chạy qua điểm giữa 2 tụ điện. Với kỹ thuật điều chế sóng mang kết hợp sử dụng hàm offset linh hoạt, kỹ thuật này đã kiểm soát và duy trì sự cân bằng điện áp trên 2 tụ điện. Những kết quả của kỹ thuật đề xuất được kiểm chứng bằng mô phỏng và quá trình thực nghiệm.

Ký hiệu

Ký hiệu	Ý nghĩa
v_0	Hàm offset định dạng, phân vùng
$\xi_0, \xi_{0min}, \xi_{omax}$	Hàm offset cục bộ và các cực trị
i_{NP}	Dòng điện chạy qua điểm giữa 2 tụ

Chữ viết tắt

PWM	Pulse Width Modulation
DPWM	Discontinuous PWM
SVPWM	Space Vector PWM
CBPWM	Carrier based PWM
VSVPWM	Virtual SVPWM
NPC	Neutral Point Clamped
THD	Total Harmonic Distortion
NP	Neutral Point
FFT	Fast Fourier Transform
DC	Direct current
TNV	Three nearest vector
BNL	Bộ nghịch lưu

[1] *Ngày nhận bài*: 19/09/2018; *Ngày nhận bản sửa lần* 1: 04/03/2019; *Ngày nhận bản sửa lần* 2: 10/07/2019; *Ngày chấp nhận*: 10/07/2019; *Phản biện*: Thân Ngọc Hoàn, Vũ Hoàng Phương.

1. Giới thiệu
Biến tần đa bậc là thiết bị biến đổi điện năng có vai trò ngày càng quan trọng trong các lĩnh vực ứng dụng khác nhau như phục vụ biến đổi điện cơ, giao thông vận tải, quản lý chất lượng hệ thống điện, chuyển đổi các dạng năng lượng tái tạo như năng lượng mặt trời, năng lượng gió về hòa lưới điện [1-2]. Trong số các bộ nghịch lưu (BNL) đa bậc, bộ nghịch lưu 3 bậc dạng diode kẹp (NPC) được quan tâm nghiên cứu phát triển và ứng dụng rộng rãi vì cấu hình đơn giản. Trong các ứng dụng thông thường, hai bộ nguồn một chiều cần thiết cấp cho nghịch lưu NPC 3 bậc tạo nên bởi 2 tụ C_1, C_2 nối tiếp được cung cấp từ nguồn chỉnh lưu V_{dc} như trên Hình 1. Ngoài các đặc điểm vượt trội so với bộ nghịch lưu 2 bậc như khả năng chịu áp và công suất lớn, tần số đóng ngắt cao, đạt được chất lượng độ méo dạng sóng hài ngõ ra tốt hơn, khả năng làm triệt tiêu hoặc giảm ảnh hưởng điện áp common mode. BNL 3 bậc NPC còn đạt hiệu suất làm việc cao hơn BNL 2 bậc khi tần số chuyển mạch ở tầm trên 10kHz [3-4]. Trong quá trình hoạt động, việc nạp và xả điện tích khác nhau của các dòng điện pha vào các tụ điện C_1, C_2 đã gây ra sự chênh lệch điện áp trên các tụ điện, hình thành trạng thái không cân bằng điện áp giữa các tụ điện. Hiện tượng nữa là sự dao động điện áp tụ ở tần số thấp [5-7]. Nguyên nhân gây ra hai hiện tượng trên gây ra bởi các thành phần dòng điện NP đi vào điểm trung tính DC của các pha trong quá trình quá độ khác nhau. Mặc khác, dung lượng tụ thực tế khác nhau hoặc chúng thay đổi độ lớn theo thời gian sử dụng, do đó điện áp trên các tụ C_1, C_2 có thể khác nhau ngay khi dòng NP triệt tiêu. Thông số linh kiện không đồng nhất, ảnh hưởng của deadtime… cũng có thể đóng góp vào quá trình mất cân bằng áp tụ. Khi sự

mất cân bằng của điện áp giữa các tụ điện và biên độ thành phần dao động của các áp tụ đủ lớn sẽ gây ra hiện tượng quá áp trên các linh kiện công suất và các tụ điện. Để có thể giảm biên độ thành phần áp dao động trên đòi hỏi sử dụng tụ lọc có dung lượng lớn tốn kém. Khi áp dụng kỹ thuật PWM kinh điển, tác dụng không cân bằng của các áp tụ có thể gây ra các thành phần sóng hài áp ở ngõ ra ngoài ý muốn. Trong đó, thành phần sóng hài bậc 2 có thể vượt chuẩn cho phép khi sử dụng bộ biến đổi làm nguồn hoặc kết nối lưới [8]. Do đó, việc điều khiển duy trì cân bằng điện áp giữa các tụ điện sẽ kiểm soát chất lượng ngõ vào của BNL áp đa bậc NPC và đảm bảo chất lượng ngõ ra về độ méo dạng THD, cho phép thiết kế BNL áp với dung lượng tụ nhỏ nhất, giảm stress điện áp cho linh kiện.

Hai kỹ thuật điều khiển BNL đa bậc thường được quan tâm là kỹ thuật điều chế vectơ không gian (SVPWM) và kỹ thuật điều chế sóng mang (CBPWM). Kỹ thuật SVPWM có tính toán đơn giản khi áp dụng cho BNL 2 bậc, nhưng khi số bậc từ 3 trở lên, số vector áp không gian tăng cao và việc tính toán trở nên phức tạp. Kỹ thuật CBPWM thực hiện đơn giản cho BNL 2 bậc và dễ dàng mở rộng khi số bậc lớn hơn 2 bằng cách tăng thêm số sóng mang lên (n-1), n là số bậc tổng quát. Các kỹ thuật SVPWM và CBPWM thông thường được thiết kế với giả thiết nguồn dc cân bằng, có thể áp dụng với điều kiện sự mất cân bằng và dao động áp trên các tụ nằm trong giới hạn cho phép [9].

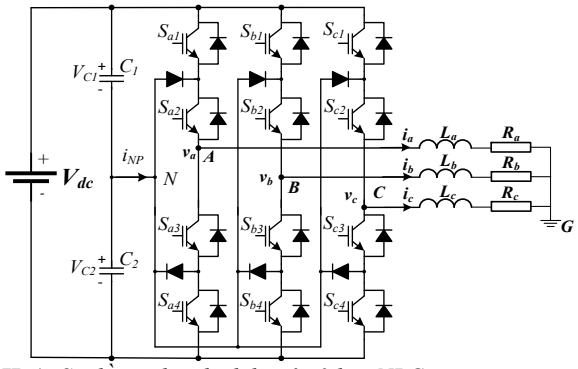
Kỹ thuật SVPWM cân bằng áp tụ là kỹ thuật SVPWM có ràng buộc điều kiện đối với dòng NP; nó phụ thuộc vị trí vector yêu cầu và tính chất dòng tải. Để cân bằng điện áp trên các tụ DC và dập được thành phần dao động, cần thiết điều khiển được dòng điện đi qua điểm trung tính NP, phụ thuộc dòng điện tải và trạng thái đóng ngắt. Như vậy, khi áp dụng SVPWM người ta phân tích ảnh hưởng của mỗi trạng thái đóng ngắt lên độ lớn dòng NP. Đối với vector áp tải yêu cầu cho trước, cách giải quyết thường hay gặp là liệt kê các tổ hợp trạng thái liên quan và chọn lựa tổ hợp trạng thái có tổng dòng NP thích hợp cho việc bù mất cân bằng điện áp tụ để thực hiện. Vì luôn tạo ra dòng NP khác zero nên các trạng thái vector nhỏ và vector vừa thường được sử dụng trong các tổ hợp trên. Khi yêu cầu độ méo dạng sóng hài dòng điện tải nhỏ, phương pháp SVPWM cân bằng áp tụ theo nguyên lý 3 vector gần nhất (TNV) thường được quan tâm [5,7]. Tuy nhiên, kỹ thuật TNV-SVPWM có phạm vi cân bằng áp tụ DC giới hạn, ví dụ khi áp dụng nó cho tải cảm có thể đạt cân bằng áp tụ DC trong vùng điện áp thấp (có giới hạn lớn nhất ~0.6) và cho tải trở có phạm vi mở rộng đến vùng áp cao (giới hạn đạt đến m~0.95) [5], [7]. Để có thể thực hiện SVPWM cân bằng áp tụ đạt được giới hạn toàn phạm vi giản đồ vector áp cho tải có hệ số công suất (pf) bất kỳ, kỹ thuật SVPWM ảo (hay VSVPWM) được đề xuất [10-11]. Một giản đồ vector không gian mới được xây dựng cho VSVPWM, bao gồm các vector áp nghịch lưu mà của chúng gây ra dòng NP bằng zero và bổ sung thêm một số vector áp ảo. Vector ảo bằng hàm tuyến tính của 2 hay vài vector áp nghịch lưu được thiết kế sao cho tổng dòng NP do nó gây ra bằng zero. Khi ấy, VSVPWM thực hiện tương tự như SVPWM thông thường nhưng sử dụng các vector áp trong giản đồ vector VSPWM mới mô tả. Kết quả là, khi thực hiện VSPWM, dòng NP luôn bằng zero và sự cân bằng áp trên tụ thiết lập ban đầu sẽ được duy trì. Trên thực tế, một số hiệu chỉnh được thiết lập trong VSPWM để điều chỉnh dòng NP khác zero giúp cân bằng áp tụ luôn đảm bảo trong các điều kiện quá độ khác nhau. Giản đồ vector VSVPWM bao trùm lên diện tích của giản đồ SVPWM nên có thể kết luận rằng kỹ thuật VSPWM có khả năng cân bằng áp tụ trên toàn phạm vi áp ra của BNL 3 pha NPC. Từ nguyên lý dễ thấy, VSVPWM sẽ thực hiện bằng chuỗi nhiều trạng thái hơn trong chu kỳ lấy mẫu so với SVPWM thông thường. Điều này dẫn đến việc tính toán phức tạp hơn. Sử dụng nhiều vector áp hơn, làm cho số chuyển mạch tăng lên, tổn hao đóng ngắt tăng lên. Sự tham gia của một vài vector ở xa vị trí vector yêu cầu sẽ làm độ méo dạng sóng hài áp cao hơn. Tìm lời giải tối ưu cho bài toán cân bằng áp tụ, tức ràng buộc các điều kiện giảm số chuyển mạch, giảm độ méo dạng sóng hài, thời gian tính toán, … hiện vẫn thu hút sự quan tâm của các nhà nghiên cứu hiện đại [12-14].

Xét bài toán thực hiện SVPWM hoặc VSPWM để đạt giá trị dòng NP cho trước. Việc tính toán tham số rõ ràng là bài toán nhiều biến phức tạp. Khác với SVPWM, thực hiện CBPWM cân bằng áp tụ dễ dàng hơn. Như kết quả dẫn giải trong bài báo này, dòng NP có thể biểu diễn theo biến hàm offset. Từ đó, có thể xác định giá trị hàm offset cho kỹ thuật CBPWM khi cho trước dòng NP yêu cầu. Kỹ thuật CBPWM thực hiện thay đổi áp nghịch lưu giữa 2 mức sẽ gây ra dòng NP tương đương với dòng NP tạo ra từ TNV-SVPWM. Do đó, các giới hạn của phạm vi cân bằng áp tụ DC xảy ra ở kỹ thuật TNV-SVPWM cũng áp dụng cho kỹ thuật CBPWM chuyển mạch 2 bậc [5], [15].

Công trình CBPWM cân bằng áp tụ xác định dòng NP theo một số hàm offset cụ thể [15], tuy nhiên không mô tả được phạm vi áp dụng trên giản đồ vector. Kỹ thuật CBPWM chế độ gián đoạn [16] thực hiện cân bằng áp tụ giúp giảm tổn hao chuyển mạch. Tuy nhiên, phân tích dòng bù dựa vào thông tin chiều dòng điện không thể xác định dòng NP lớn nhất khi xuất hiện nhiều khả năng lựa chọn. Phương pháp dùng kỹ thuật sóng điều chế kép [17] gây ra sự tăng tổn hao do số chuyển mạch tăng lên.

Nội dung bài báo đề xuất kỹ thuật CBPWM với hàm offset thiết lập giúp kiểm soát cân bằng điện áp tụ điện ở chế độ gián đoạn (DPWM). Do đó, giúp giảm tổn hao chuyển mạch. Điều khiển dòng NP theo offset được giải thích trên các BNL ảo 2 bậc nằm trên giản đồ vector không gian của BNL NPC. Do đó, cho thấy khả năng điều khiển dòng NP trên mặt phẳng vector. Bài báo đề xuất tách hàm offset thành phần định dạng và phần cục bộ để làm rõ hệ tuyến tính

dòng NP theo hàm offset cục bộ. Kết quả phân tích giúp chọn offset để thực hiện CBPWM cân bằng áp tụ. Dòng NP có thể thiết lập giá trị lớn nhất nên có thể giúp khôi phục cân bằng áp tụ nhanh.



H. 1 *Sơ đồ mạch nghịch lưu áp 3 bậc NPC*

2. Phân tích hàm dòng điện trung tính mạch 1 chiều nghịch lưu NPC 3 bậc

Giả sử, các tín hiệu điện áp tải 3f yêu cầu của BNL biểu diễn qua chỉ số điều chế m, $0 \le m \le 1$,như sau (1):

$$\begin{aligned} v_a &= \frac{2m}{\sqrt{3}}\cos(\omega t) \\ v_b &= \frac{2m}{\sqrt{3}}\cos(\omega t - \frac{2\pi}{3}) \\ v_c &= \frac{2m}{\sqrt{3}}\cos(\omega t + \frac{2\pi}{3}) \end{aligned} \quad (1)$$

Trong đó $m = V_m \Big/ \left(V_d / \sqrt{3}\right)$, với V_m là biên độ áp pha tải và Vd biên độ nguồn DC của BNL. Ta định nghĩa đại lượng *max*, *mid* và *min* là các tín hiệu áp tải 3f sắp xếp theo thứ tự từ lớn nhất đến nhỏ nhất và dòng điện tải tương ứng với các pha trên là i_{max}, i_{mid}, i_{min}. Các giá trị tín hiệu điện áp và dòng điện nói trên luôn thỏa điều kiện (2), (3) và (4).

$$max + mid + min = 0 \quad (2)$$

$$i_{max} + i_{mid} + i_{min} = 0 \quad (3)$$

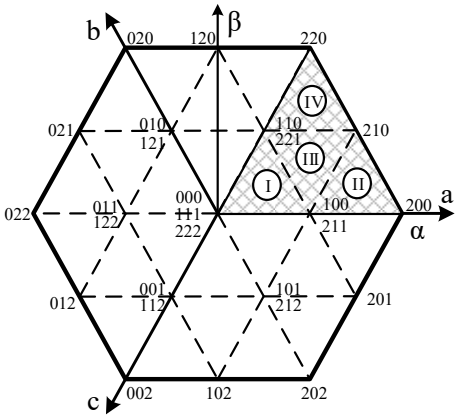
$$\begin{cases} max = max(v_a, v_b, v_c) \\ min = min(v_a, v_b, v_c) \\ mid = -max - min \end{cases} \quad (4)$$

Gọi v_{ao}, v_{bo} và v_{co} là tín hiệu điều chế bộ nghịch lưu áp trong kỹ thuật CBPWM. Kỹ thuật CBPWM 2 bậc trong BNL áp 3 pha 3 bậc *NPC* thực hiện tại mỗi chu kỳ lấy mẫu sao cho trạng thái điện áp tức thời ngõ ra thay đổi giữa 2 mức áp gần nhất. Ví dụ: nếu cho áp điều khiển 3 pha: $v_{a0} = 1.8$; $v_{b0} = 1.5$; $v_{c0} = 0.4$; thì pha A và B sẽ chuyển mạch giữa 2 mức 1 và 2; còn pha C sẽ chuyển mạch giữa 2 mức 0 và 1. Kết hợp các khả năng đóng ngắt của 3 pha A, B, C giữa các mức (1;2), (1;2) và (0;1) thì sẽ tạo nên giản đồ vector điện áp của nghịch lưu 2 bậc ảo có tâm tại [1,1,0]. Trong ví dụ này, bằng cách thay đổi offset, kỹ thuật CBPWM sẽ xảy ra ở BNL ảo 2 bậc có tâm tại [1,1,0], khi đó quan hệ áp điều khiển sau đây thỏa mãn:

$$1 \le v'_{ao} \le 2; 1 \le v'_{bo} \le 2; 0 \le v'_{co} \le 1;$$

Xét CBPWM 2 bậc trong sector thứ 1 của giản đồ vector không gian lục giác trên Hình 2. Pha A có giá trị điện áp trung bình lớn nhất (*max*); pha C nhỏ nhất (*min*) và pha B có trị trung bình mức giữa (*mid*). Giản đồ vector lục giác Hình 2 được chia thành 6 sector nên ta chỉ cần phân tích 1 trong 6 sector, các sector còn lại sẽ được suy ra tương tự.

Sector thứ 1 có thể chia ra thành 4 vùng, tương ứng với 4 tam giác nhỏ và được xác định thứ tự từ (I) đến (IV).



H. 2 *Giản đồ vector điện áp nghịch lưu áp 3 bậc NPC và sự phân chia các tam giác con*

Xét vector áp yêu cầu nằm trong vùng (I), khi thay đổi giá trị offset, có thể thiết lập CBPWM 2 bậc có phạm vi hoạt động ở một trong bốn BNL áp 2 bậc ảo mà tâm của chúng nằm tại vị trí tương ứng là [0,0,0], [1,1,1], [1,0,0] và [1,1,0]. Với vùng (III), có khả năng áp dụng CBPWM 2 bậc tại một trong hai BNL 2 bậc ảo, tâm tương ứng là [1,0,0] và [1,1,0]. Đối với vùng (II) và vùng (IV), chỉ có khả năng áp dụng CBPWM 2 bậc cho một BNL ảo 2 bậc, với tâm tại vị trí [1,0,0] cho vùng (II) và [1,1,0] cho vùng (IV).

Để thực hiện CBPWM, cần thiết lập hàm offset voff. Trong bài báo này, hàm offset đề xuất được tạo nên bởi 2 thành phần được định nghĩa như sau:

$$v_{off} = v_0 + \xi_0 \quad (5)$$

v_0 là hàm offset định dạng và ξ_0 là hàm offset cục bộ (luôn thay đổi trong khoảng cực trị). Áp điều chế 3f thiết lập theo công thức:

$$\begin{aligned} v_{a0} &= v_a + v_0 + \xi_0 \\ v_{b0} &= v_b + v_0 + \xi_0 \\ v_{c0} &= v_c + v_0 + \xi_0 \end{aligned} \quad (6)$$

Đối với một BNL ảo 2 bậc, như sẽ dẫn giải ở phần sau, ta sẽ xét 2 trường hợp offset đặc biệt tạo nên chế độ DPWM: $v_{offmin} = v_0; \left(\xi_0 = \xi_{0min} = 0\right)$ và $v_{off\mu a\xi} = v_0 + \xi_{0\mu a\xi}$; $\xi_0 = \xi_{0max}$.

Trường hợp thứ 1, hàm offset bằng offset cục bộ v_0, dòng NP trong chế độ PWM gián đoạn thứ 1 (DPWM1), sẽ là $i_{NP} = i_{NP1}$. Trường hợp thứ 2, dòng NP $i_{NP} = i_{NP2}$ đạt được khi $v_{offmax} = v_0 + \xi_{0max}$, lúc đó offset cục bộ $\xi_0 = \xi_{0max}$, xảy ra trong chế độ DPWM (DPWM2). Khi giá trị voff nằm giữa hai giá trị trên CBPWM sẽ hoạt động ở chế độ điều chế liên tục với dòng cân bằng áp tụ i_{NP} thay đổi theo hàm offset cục bộ ξ_0. Do đó, có thể điều khiển thay đổi dòng NP nằm giữa các giới hạn (i_{NP1}, i_{NP2}). Nếu i_{NP1}, và i_{NP2} khác dấu, có thể xác định ξ_0 để dòng NP triệt tiêu.

2.1 Vùng I

Điều kiện thỏa mãn trong vùng (I) là $(max - min) < 1$. Từ đây ta xét 4 trường hợp xảy ra:

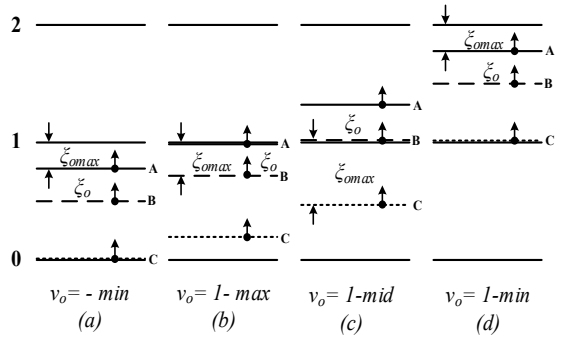
- *Trường hợp Ia*

BNL 2 bậc ảo có giản đồ vector tâm tại [0,0,0], hàm offset định dạng DPWM được xác định: $v_o = -min$. Hàm offset cục bộ sẽ có giới hạn:

$$\xi_{0min} = 0; \xi_{0max} = 1 - max + min \quad (7)$$

Vị trí 3 điện áp điều khiển BNL ứng với hàm offset cục bộ bằng 0 cho trên Hình 3a. Dòng điện i_{NP} không thay đổi khi dịch chuyển sóng điều khiển bởi tác dụng của hàm offset cục bộ trong phạm vi (7):

$$i_{NP} = i_{NP1} = max.i_{max} + mid.i_{mid} + min.i_{min} \quad (8)$$



H. 3 *Các đại lượngpha max, mid và min tương ứng với các pha A, B và C trong vùng diện tích (I)*

- *Trường hợp Ib*

BNL 2 bậc có giản đồ vector tâm tại [1,0,0] với hàm offset định dạng DPWM: $v_o = 1 - max$. Các giới hạn của hàm offset cục bộ:

$$\xi_{0min} = 0; \xi_{0max} = max - mid \quad (9)$$

Dòng điện i_{NP} với offset cục bộ bằng zero:

$$i_{NP1} = max.i_{max} + mid.i_{mid} + min.i_{min} \quad (10)$$

Hàm dòng điện i_{NP} theo hàm offset cục bộ sẽ là:

$$i_{NP} = max.i_{max} + mid.i_{mid} + min.i_{min} - 2\xi_0.i_{max} \quad (11)$$

Biểu thức (11) cho thấy, có thể xác định hàm offset cục bộ khi biết giá trị dòng NP yêu cầu. Giá trị dòng i_{NP} khi offset cục bộ đạt cực trị:

$$i_{NP2} = (-max + mid)i_{max} + (min - mid)i_{mid} \quad (12)$$

- *Trường hợp Ic*

BNL 2 bậc có giản đồ vector tâm tại [1,1,0] với hàm offset định dạng DPWM: $v_o = 1 - mid$. Các giới hạn của hàm offset cục bộ có thể xác định như sau:

$$\xi_{0min} = 0; \xi_{0max} = mid - min \quad (13)$$

Dòng điện i_{NP} biểu diễn theo hàm offset cục bộvà các cực trị của nó sẽ là:

$$i_{NP1} = (-max + mid)i_{max} + (min - mid)i_{min} \quad (14)$$

$$i_{NP} = (-max + mid)i_{max} + (min - mid)i_{min} + 2\xi_0 i_{min} \quad (15)$$

$$i_{NP2} = -max.i_{max} - mid.i_{mid} - min.i_{min} \quad (16)$$

- *Trường hợp Id*

BNL 2 bậc có giản đồ vector tâm tại [1,1,1] với hàm offset định dạng DPWM $v_o = 1 - min$, và các giới hạn hàm offset cục bộ:

$$\xi_{0min} = 0; \xi_{0max} = 2 - max + min \quad (17)$$

Dòng điện i_{NP} không thay đổi khi thay đổi giá trị hàm offset cục bộ:

$$i_{NP} = -max.i_{max} - mid.i_{mid} + min.i_{min} \quad (18)$$

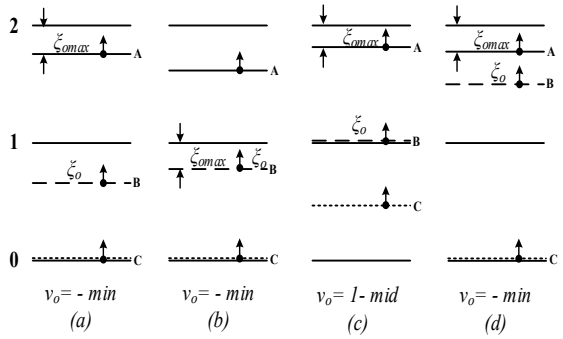
Từ kết quả phân tích trên, ta thấy:

- Trong vùng I, chỉ có trường hợp Ib và Ic ảnh hưởng đến dòng i_{NP} bằng offset cục bộ.
- Dòng NP là hàm tuyến tính theo offset cục bộ, do đó đạt các cực trị ở hai giá trị offset tới hạn. Do đó, CBPWM sẽ đạt dòng NP cực trị tại một trong hai biên offset, tương ứng với chế độ DPWM. Chọn dòng NP như vậy sẽ giúp đạt tốc độ cân bằng áp tụ nhanh nhất.
- Vùng I có 3 giá trị offset có thể thực thi DPWM với các dòng NP khác nhau. Có 1 cực trị i_{NP} của Ib luôn luôn ngược dấu với 1 cực trị của Ic, điều này cho thấy CBPWM đề xuất luôn đảm bảo cân bằng áp tụ trong vùng I.

2.2 Vùng II

Điều kiện thỏa mãn trong vùng II $(max - min) > 1;$ $(max - mid) > 1;$ $(mid - min) < 1;$

Hàm offset định dạng DPWM $v_o = -min$, giản đồ vector có tâm tại [1,0,0]. Các điện áp điều khiển BNL nằm ở vị trí trên Hình 4a.



H. 4 *Các đại lượng pha max, mid và min trong các vùng II - trường hợp (a), vùng III - trường hợp (b) và (c) và vùng IV - trường hợp (d).*

Ta có giới hạn hàm offset cục bộ:

$$\xi_{0min} = 0; \xi_{0max} = 2 - max + min \quad (19)$$

Hàm dòng điện i_{NP} và các cực trị:

$$i_{NP1} = (2 - max + min)i_{max} + (mid - min)i_{mid} \quad (20)$$

$$i_{NP} = (2 - max + min - \xi_0)i_{max} + (mid - min + \xi_0)i_{mid} + \xi_0 . i_{min} \quad (21)$$

hay

$$i_{NP} = i_{NP1} - 2\xi_0 . i_{max} \quad (22)$$

$$i_{NP2} = max.i_{max} + mid.i_{mid} + min.i_{min} - 2.i_{max} \quad (23)$$

2.3 Vùng III

Điều kiện thỏa mãn trong vùng III là:

$(max - min) > 1; (max - mid) < 1; (mid - min) < 1;$

Có thể xảy ra hai trường hợp như mô tả trên Hình 4b và Hình 4c.

- *Trường hợp IIIa*

Hàm offset định dạng DPWM $v_o = -min$, giản đồ vector có tâm tại [1,0,0]. Giới hạn hàm offset cục bộ xác định:

$$\xi_{0min} = 0; \xi_{0max} = 1 - mid + min \quad (24)$$

Hàm dòng điện i_{NP} và các cực trị:

$$i_{NP1} = (2 - max + min)i_{max} + (mid - min)i_{mid} \quad (25)$$

$$i_{NP} = (2 - max + min - \xi_0)i_{max} + (mid - min + \xi_0)i_{mid} + \xi_0 . i_{min} \quad (26)$$

$$i_{NP} = i_{NP1} - 2\xi_0 . i_{max} \quad (27)$$

$$i_{NP2} = 3mid.i_{max} + (mid - min)i_{mid} \quad (28)$$

- *Trường hợp IIIb*

Hàm offset định dạng DPWM $v_o = 1 - mid$, giản đồ vector có tâm tại [1,1,0]. Giới hạn hàm offset cục bộ xác định:

$$\xi_{0min} = 0; \xi_{0max} = 1 - max + mid \quad (29)$$

Hàm dòng điện i_{NP} và các cực trị:

$$i_{NP1} = 3mid.i_{max} + (mid - min)i_{mid} \quad (30)$$

$$i_{NP} = i_{NP1} - 2\xi_0 . i_{min} \quad (31)$$

$$i_{NP2} = (-max + mid)i_{max} + (2 - 3max)i_{min} \quad (32)$$

2.4 Vùng IV

Điều kiện thỏa mãn trong vùng IV:

$(max - min) > 1; (max - mid) < 1; (mid - min) > 1$

Hàm offset định dạng DPWM $v_o = -min$, giản đồ vector có tâm tại [1,1,0]. Ba pha nghịch lưu được hình thành có vị trí tương đối như Hình 4d. Các giới hạn của hàm cục bộ sẽ là:

$$\xi_{0min} = 0; \xi_{0max} = 2 - max + min \quad (33)$$

Hàm dòng điện i_{NP} và các cực trị:

$$i_{NP1} = (2 - max + min)i_{max} + (2 - mid + min)i_{mid} \quad (34)$$

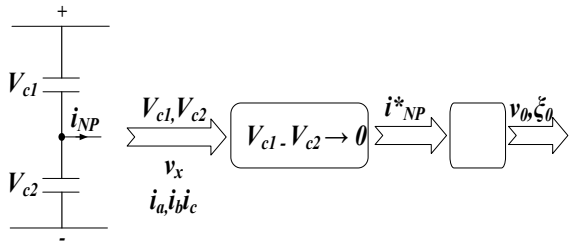
$$i_{NP} = (2 - max + min - \xi_0)i_{max} + (2 - mid + min - \xi_0)i_{mid} + \xi_0 . i_{min} \quad (35)$$

$$i_{NP} = i_{NP1} + 2\xi_0 . i_{min} \quad (36)$$

$$i_{NP2} = -max.i_{max} - mid.i_{mid} + min.i_{min} - 2max.i_{min} \quad (37)$$

3. Thuật toán điều khiển cân bằng điện áp tụ điện

Trong thực tế, điện áp trên 2 tụ luôn không bằng nhau $V_{c1} \neq V_{c2}$. Để giữ cho điện áp cân bằng ta phải điều khiển dòng *NP* làm sao bù lại độ sai lệch điện áp của 2 tụ điện $V_{c1} - V_{c2}$. Nguyên lý điều chỉnh cân bằng điện áp như Hình 5.



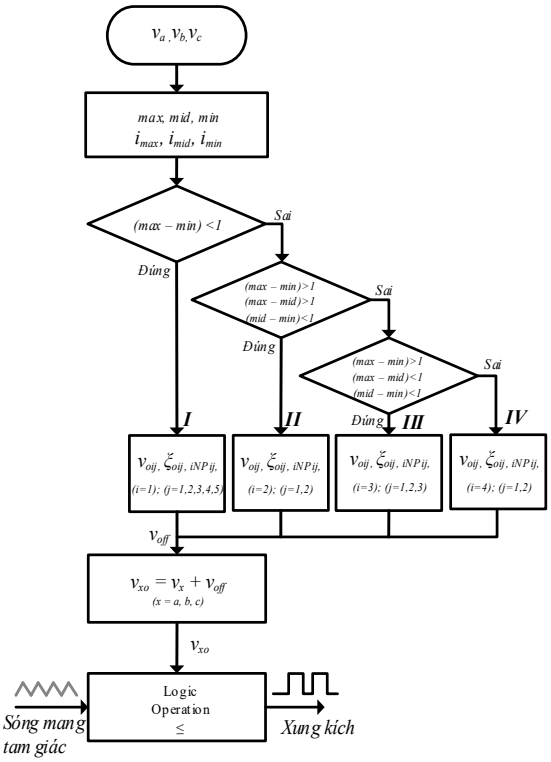
H. 5 *Nguyên lý điều chỉnh chênh lệch điện áp hai tụ một chiều*

Đặc điểm của kỹ thuật điều khiển cân bằng điện áp tụ một chiều khi cài đặt hàm offset cục bộ bằng các giá trị cực trị giúp đạt chế độ điều chế gián đoạn, qua đó cho phép giảm tổn hao do quá trình đóng ngắt. Giải thuật tổng quát được mô tả trong lưu đồ tổng quát Hình 6.

Giả sử xét trường hợp vector yêu cầu nằm trong vùng (II), khi đó điều kiện $(max - min) > 1, (max - mid) > 1, (mid - min) < 1$ xảy ra. Hàm offset định dạng DPWM trường hợp này sẽ được chọn $v_o = -min$, hàm offset cục bộ sẽ có 2 lựa chọn đó là ξ_{0min} và ξ_{0max}, việc lựa chọn này phụ thuộc vào giá trị sai lệch điện áp trên 2 tụ điện:

- Nếu $(V_{c1} - V_{c2}) > 0$, tức là điện áp V_{c1} lớn hơn điện áp V_{c2}, khi đó để cho điện áp cân bằng ta phải chọn hàm offset cục bộ để điều khiển cho dòng i_{NP} có giá trị âm, ta xét các trường hợp:
  + Trường hợp 2 dòng i_{NP1} và i_{NP2} cùng dấu (cùng âm, hoặc cùng dương), ta sẽ lựa chọn theo dòng i_{NP} có giá trị tuyệt đối nhỏ nhất.
  + Trường hợp 2 dòng i_{NP1} và i_{NP2} khác dấu thì ta sẽ chọn hàm offset theo dòng có giá trị âm.

Các lựa chọn khi $(V_{c1} - V_{c2}) > 0$ liệt kê trong bảng B. 1.



H. 6 *Giải thuật tổng quát điều khiển bộ nghịch lưu 3 pha 3 bậc NPC*

B.1 *Lựa chọn hàm offset ξ_0 khi $(V_{c1} - V_{c2}) > 0$*

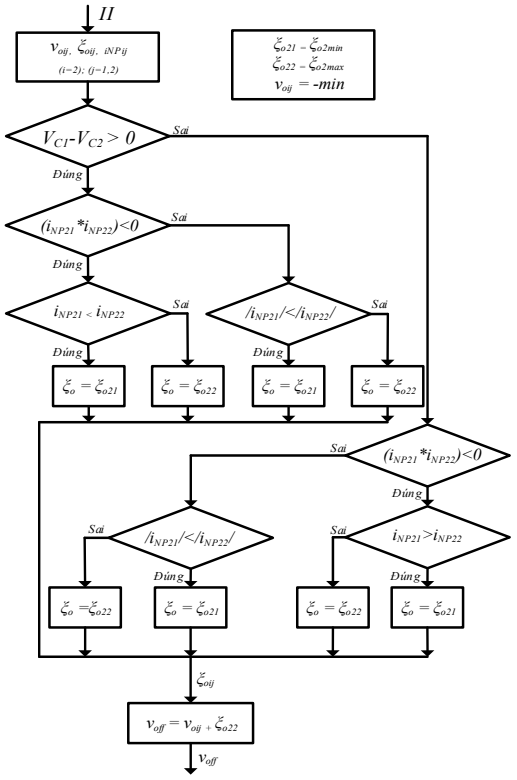
Vùng II khi $(V_{c1} - V_{c2}) > 0$			
		i_{NP1}	
		+	-
i_{NP2}	+	ξ_{021} *nếu* $i_{NP1} < i_{NP2}$ ξ_{022} *nếu* $i_{NP1} > i_{NP2}$	ξ_{021}
	-	ξ_{022}	ξ_{021} *nếu* $i_{NP1} > i_{NP2}$ ξ_{022} *nếu* $i_{NP1} < i_{NP2}$

- Nếu $(V_{c1} - V_{c2}) < 0$, tức là điện áp V_{c1} nhỏ hơn điện áp V_{c2}, khi đó để cho điện áp cân bằng ta phải chọn hàm offset cục bộ để điều khiển cho dòng i_{NP} có giá trị dương, ta xét các trường hợp:
  + Trường hợp 2 dòng i_{NP1} và i_{NP2} cùng dấu (cùng âm, hoặc cùng dương), ta sẽ lựa chọn theo dòng i_{NP} có giá trị tuyệt đối nhỏ nhất.
  + Trường hợp 2 dòng i_{NP1} và i_{NP2} khác dấu thì ta sẽ chọn hàm offset theo dòng có giá trị dương.

  Các lựa chọn khi $(V_{c1} - V_{c2}) < 0$ liệt kê trong bảng B. 2.

B. 2 *Lựa chọn hàm offset ξ_0 $\xi_0$khi $(V_{c1} - V_{c2}) < 0$*

Vùng I) khi $(V_{c1} - V_{c2}) < 0$			
		i_{NP1}	
		+	-
i_{NP2}	+	ξ_{021} *nếu* $i_{NP1} < i_{NP2}$ ξ_{022} *nếu* $i_{NP1} > i_{NP2}$	ξ_{022}
	-	ξ_{021}	ξ_{021} *nếu* $i_{NP1} > i_{NP2}$ ξ_{022} *nếu* $i_{NP1} < i_{NP2}$

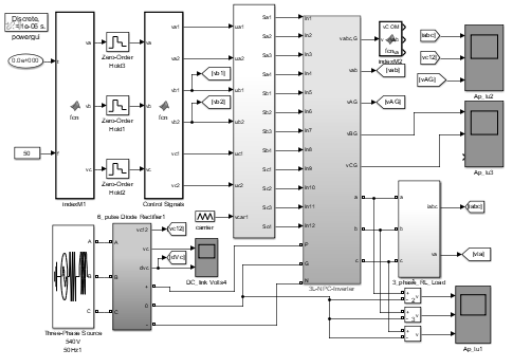


H. 7 *Giải thuật cân bằng điện áp tụ trong vùng II*

4. Kết quả mô phỏng và thực nghiệm

4.1 Kết quả mô phỏng

Mô hình mô phỏng được xây dựng trên phần mềm *Matlab/Simulik* với các khối mô tả như trong Hình 8.



H. 8 *Mô hình mô phỏng bộ nghịch lưu 3 pha 3 bậc NPC*

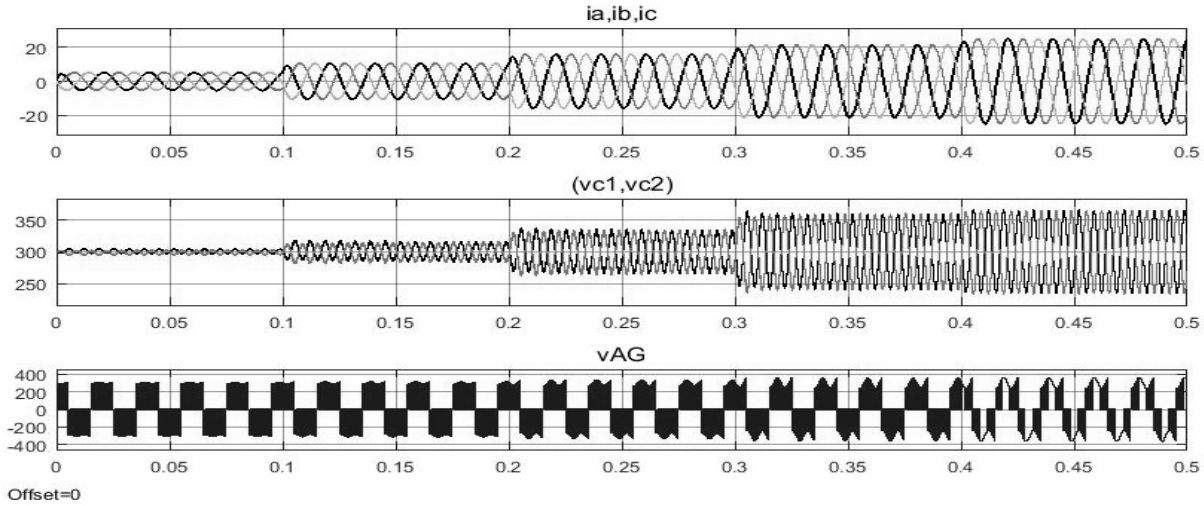
Các khối cơ bản như: Khối lập trình xử lý dữ liệu, khối công suất BNL, mạch tải và các khối đo lường hiển thị thông số và dạng sóng. Thông số cơ bản sử dụng cho mô phỏng được liệt kê trong bảng B. 3.

B. 3 *Thông số mô phỏng*

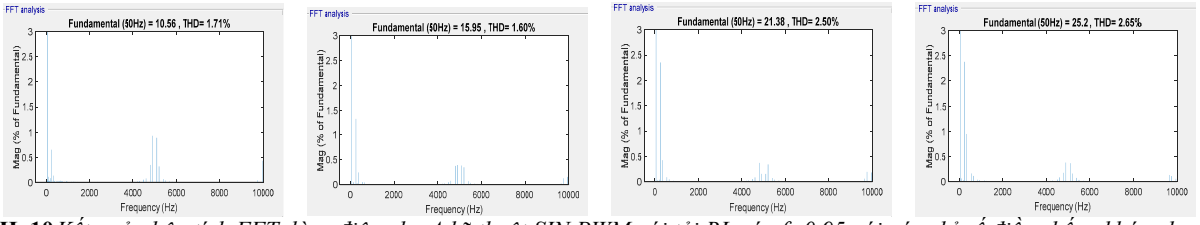
Nguồn DC	V_{dc} =600[V]
Tụ điện	$C_1 = C_2 = 100$[μF]
Tải *R-L* nối Y (pf=0.95)	$R = 12.5$[Ω]; $L = 12.5$[mH]
Tải *R-L* nối Y (pf=0.08)	$R = 1.25$[Ω]; L =50[mH]
Tần số ngõ ra	$f_0 = 50$[Hz]
Tần số đóng ngắt	$f_s = 5$[kHz]

- Trường hợp tải có hệ số pf=0.95 (R = 12.5[Ω]; L = 12.5[mH])

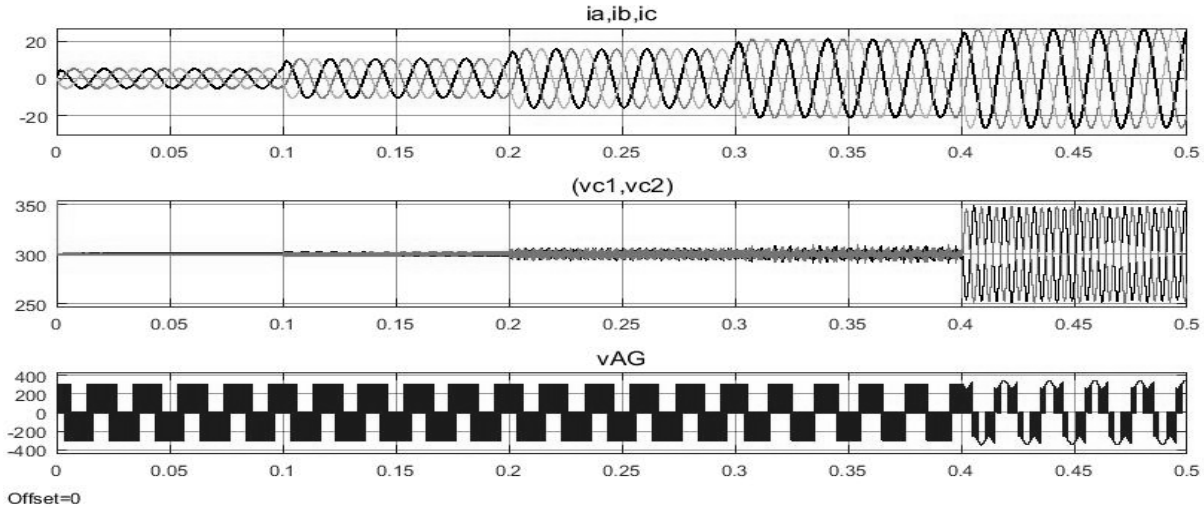
Khi áp dụng kỹ thuật SIN PWM chỉ số điều chế m thay đổi khác nhau và đạt các giá trị m=0.2; 0.4; 0.6; 0.8 và 1 tại các thời điểm tương ứng t=0[s]; 0.1[s]; 0.2[s]; 0.3[s] và 0.4[s]. Biên độ thành phần dao động có giá trị lớn và thay đổi tương ứng với các chỉ số điều chế trên lần lượt là 5V; 15V; 30V (10%); 55V và 60V (20%) như Hình 9. Độ méo dạng dòng điện tương ứng là 2.69%; 1.71%; 1.6%; 2.5% và 2.65% như Hình 10.



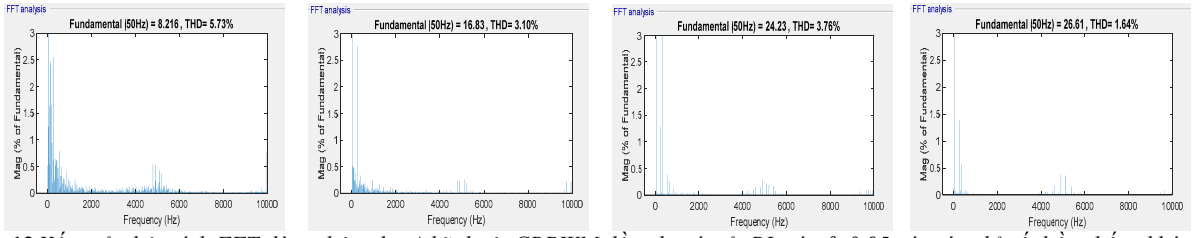
H. 9 *Kết quả mô phỏng kỹ thuật SIN PWM với tải RL có pf=0.95. Quá trình các đại lượng khi thay đổi chỉ số điều chế m. Từ trên xuống: đồ thị dòng điện tải 3f, điện áp trên 2 tụ C_1,C_2; và điện áp nghịch lưu pha A*



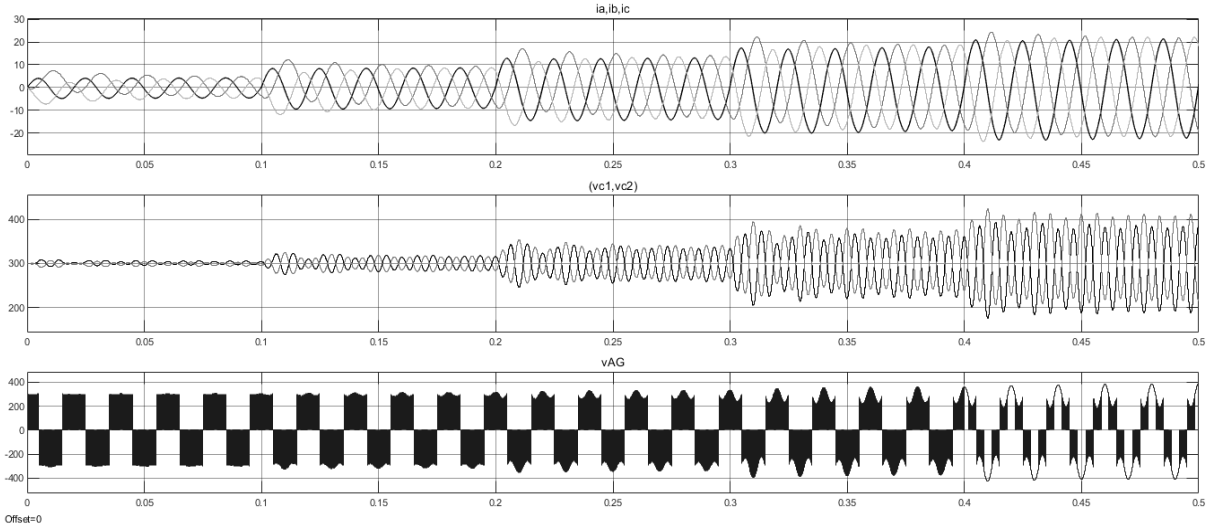
H. 10 *Kết quả phân tích FFT dòng điện pha A kỹ thuật SIN PWM với tải RL có pf=0.95 với các chỉ số điều chế m khác nhau. Từ trái sang: m = 0.4; m = 0.6; m = 0.8; m = 1.*



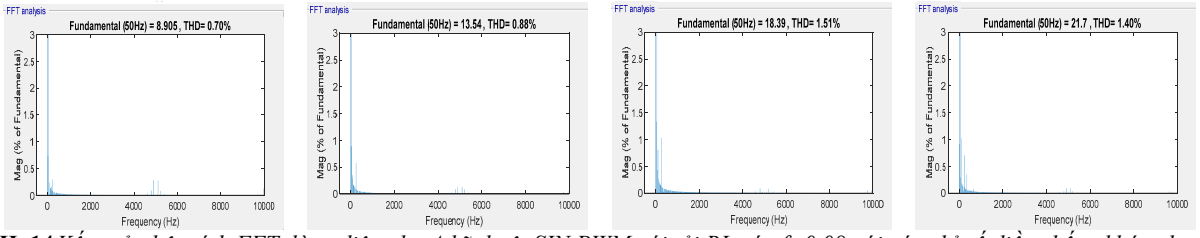
H. 11 *Kết quả mô phỏng với kỹ thuật CBPWM đề nghị với tải RL có pf = 0.95. Quá trình các đại lượng khi thay đổi chỉ số điều chế m. Từ trên xuống: đồ thị dòng điện tải 3f, điện áp trên 2 tụ C_1,C_2; và điện áp nghịch lưu pha A.*



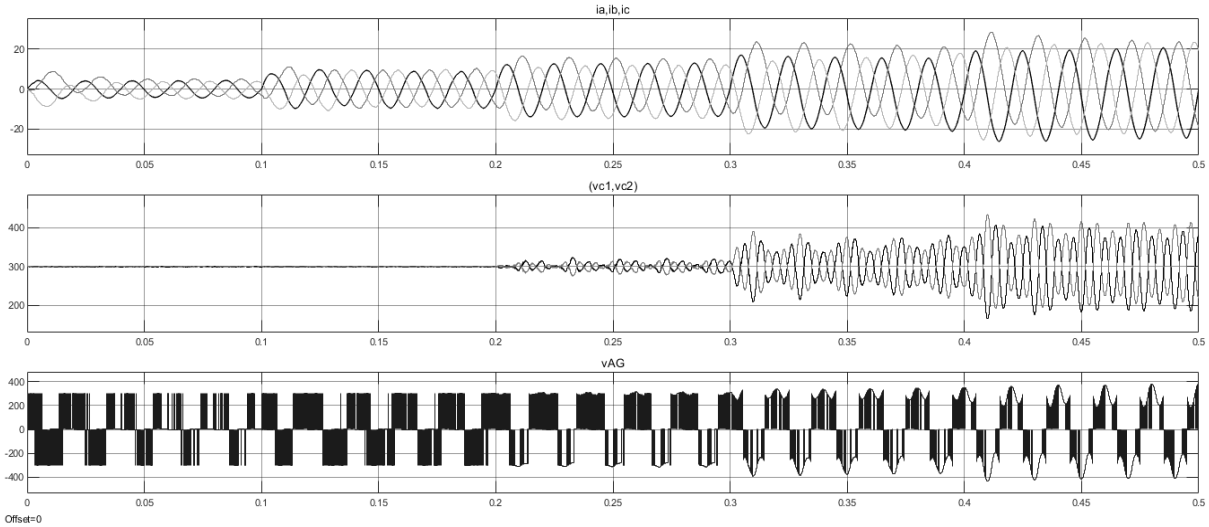
H. 12 *Kết quả phân tích FFT dòng điện pha A kỹ thuật CBPWM đề nghị với tải RL có pf=0.95 với các chỉ số điều chế m khác nhau. Từ trái sang: m = 0.4; m = 0.6; m = 0.8; m = 1.*



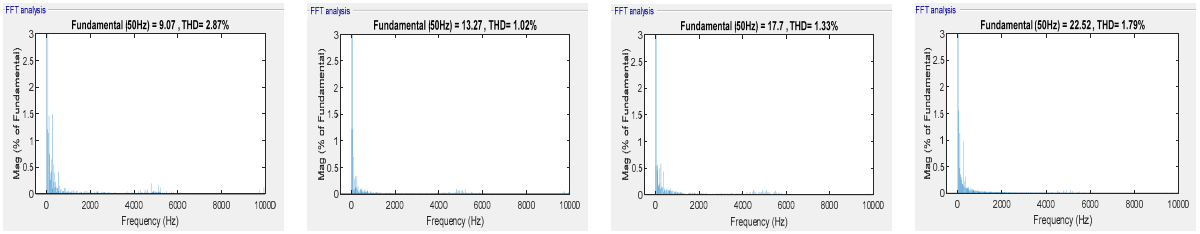
H. 13 *Kết quả mô phỏng với kỹ thuật SIN PWM với tải RL có pf=0.08. Quá trình các đại lượng khi thay đổi chỉ số điều chế m. Từ trên xuống: đồ thị dòng điện tải 3f, điện áp trên 2 tụ C_1, C_2; và điện áp nghịch lưu pha A.*



H. 14 *Kết quả phân tích FFT dòng điện pha A kỹ thuật SIN PWM với tải RL có pf=0.08 với các chỉ số điều chế m khác nhau. Từ trái sang: m = 0.4; m = 0.6; m = 0.8; m = 1.*



H. 15 *Kết quả mô phỏng với kỹ thuật CBPWM đề nghị với tải RL có pf = 0.08. Vòng điều chỉnh cân bằng áp hysteresis với ε = 1V. Quá trình các đại lượng khi thay đổi chỉ số điều chế m. Từ trên xuống: đồ thị dòng điện tải 3f, điện áp trên 2 tụ C_1,C_2; và điện áp nghịch lưu pha A.*



H. 16 *Kết quả phân tích FFT dòng điện pha A kỹ thuật CBPWM đề nghị với tải RL có pf=0.08 với các chỉ số điều chế m khác nhau. Từ trái sang: m = 0.4; m = 0.6; m = 0.8; m = 1.*

Khi áp dụng kỹ thuật CBPWM cân bằng áp tụ đề nghị với mạch hysteresis thiết lập ε =1V, điện áp các tụ cân bằng tốt đạt đến phạm vi chỉ số điện áp cao (m=0 đến 0.8), thành phần dao động có biên độ giảm xuống nhỏ (~2%) có thể bỏ qua,. Ở chỉ số lớn m = 1, tác dụng cân bằng áp tụ của kỹ thuật CBPWM bị hạn chế và biên độ dao động được giới hạn khoảng gần 50V. Độ méo dạng dòng điện tải được cải thiện và đạt các giá trị 0.38%, 0.84%, 0.52%, 0.66% và 1.49% tương ứng với các chỉ số điều chế 0.2, 0.4, 0.6, 0.8 và 1.

- Trường hợp tải có hệ số pf=0.08 (R = 1.25[Ω]; L =50[mH])

Khi áp dụng kỹ thuật SIN PWM và thay đổi chỉ số điều chế lần lượt 5V (m=0.2); 16V (m=0.4; 5%); 30V (m=0.6; 10%); 70V (m=0.8; 23%) và 100V (m=1; 33%) như mô tả trên Hình 13. Độ méo dạng dòng điện bằng 0.25% khi m=0.4 và 0.56% khi m=0.6. Bằng cách áp dụng kỹ thuật CBPWM đề nghị, biên độ dao động áp trên các tụ giảm xuống còn khoảng 1V cho m=0.2 và 0.4. Với m=0.6, biên độ dao động khoảng 18V (6%). Ở vùng chỉ số lớn (m=0.8 và 1), phương pháp đề nghị cải tiến giảm biên độ dao động không đáng kể. Kết quả phân tích độ méo dạng dòng điện cho trường hợp pf=0.08 đạt giá trị tương tự kỹ thuật SIN PWM. Các kết quả phân tích kỹ thuật CBPWM 2 bậc cân bằng áp tụ cho kết quả tương tự với kết của kỹ thuật TNV-SVPWM [5].

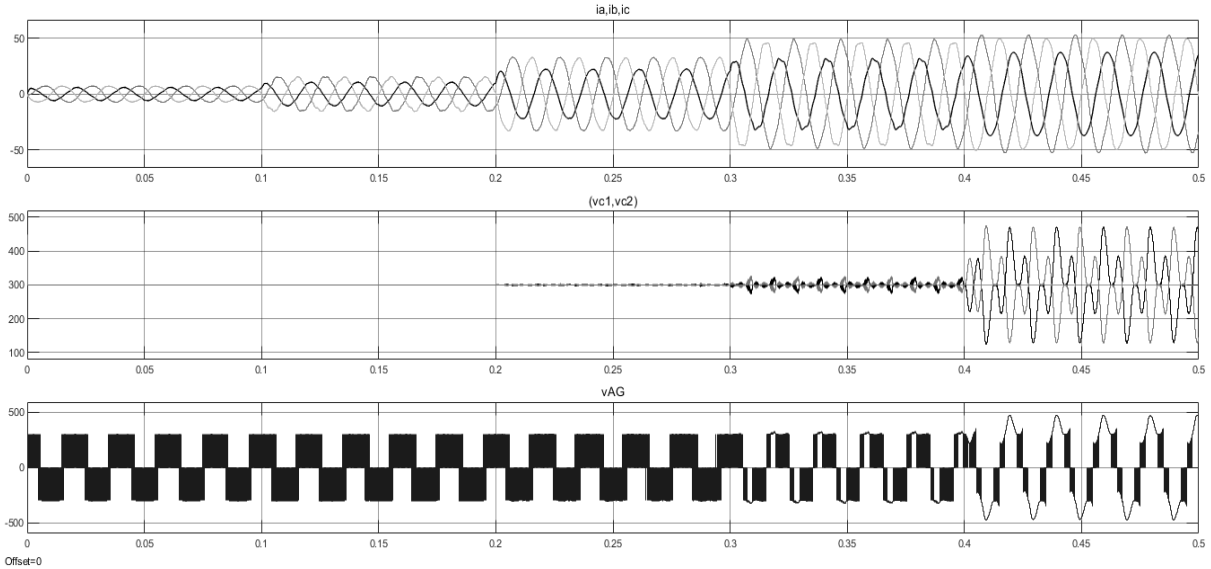
Khả năng giảm tổn hao khi thực hiện kỹ thuật DPWM đề xuất rõ ràng phụ thuộc vào nhiều yếu tố khác nhau như giá trị cài đặt giới hạn sai số ε = Δvc/2, dung lượng tụ C_1, C_2, hệ số công suất pf, biên độ dòng tải và chỉ số điều chế m. Dễ nhận thấy và có thể kiểm chứng mô phỏng, chế độ DPWM giảm tổn hao thể hiện rõ ràng khi thiết lập các giá trị ε lớn, dung lượng tụ C_1, C_2 lớn và biên độ dòng điện tải nhỏ..

- Trường hợp tải 3f không cân bằng

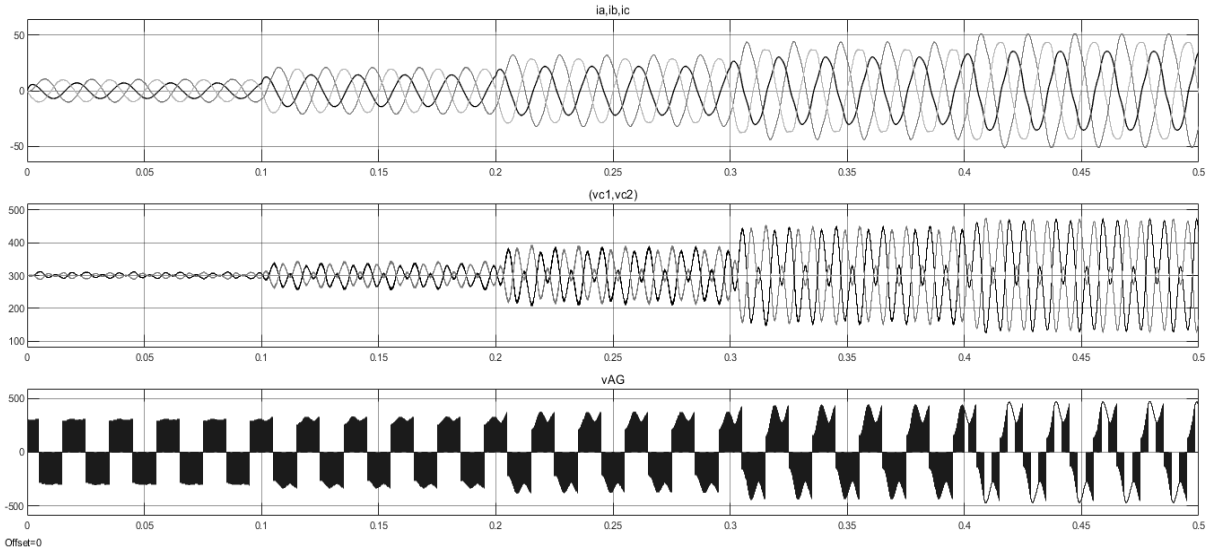
Đáp ứng của kỹ thuật CBPWM đề xuất cho trường hợp tải không cân bằng được mô tả trên Hình 17. Để tiện việc so sánh, kết quả mô phỏng dùng kỹ thuật SIN PWM cũng được trình bày trên Hình 18 Từ kết quả mô phỏng, ta thấy, giải thuật đề xuất đạt cân bằng và dập các dao động điện áp trên tụ cho các trường hợp chỉ số điều chế m=0.2;0.4;0.6 và 0.8. Với m=1, kỹ thuật đề xuất có ảnh hưởng không đáng kể đến cân bằng áp tụ.

B. 4 *Thông số mô phỏng với tải không cân bằng*

Pha A	R = 12.5[Ω]; L = 12.5[mH]	(pf=0.95)
Pha B	R = 5.5[Ω]; L = 12.5[mH]	(pf=0.81)
Pha C	R = 5[Ω]; L = 5.25[mH]	(pf=0.95)



H. 17 *Kết quả mô phỏng với kỹ thuật CBPWM đề nghị với tải RL không cân bằng (thông số như bảng B.4). Vòng điều chỉnh cân bằng áp hysteresis với ε = 0.5V. Quá trình các đại lượng khi thay đổi chỉ số điều chế m. Từ trên xuống: đồ thị dòng điện tải 3f, điện áp trên 2 tụ C_1, C_2; và điện áp nghịch lưu pha A.*



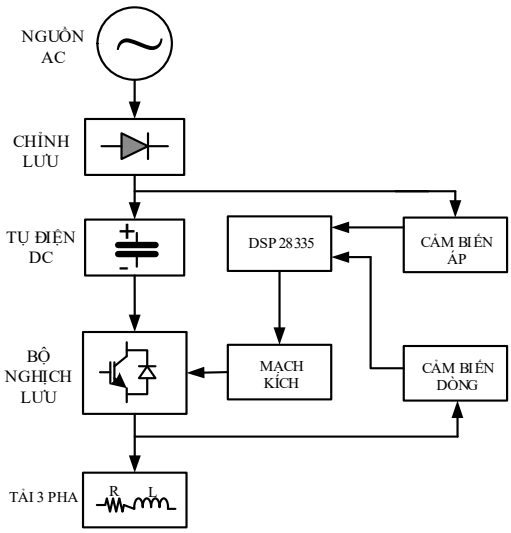
H. 18 *Kết quả mô phỏng với kỹ thuật SIN PWM với tải không cân bằng. Quá trình các đại lượng khi thay đổi chỉ số điều chế m. Từ trên xuống: đồ thị dòng điện tải 3f, điện áp trên 2 tụ C_1,C_2; và điện áp nghịch lưu pha A.*

4.2 Kết quả thực nghiệm

Mô hình thực nghiệm được xây dựng để chứng minh cho kỹ thuật điều khiển cân bằng điện áp tụ điện trong bộ nghịc lưu áp 3 bậc NPC đã đề xuất. Sơ đồ khối như Hình 19 và mô hình thực nghiệm như Hình 20.

Trong đó, nguồn 1 chiều cung cấp cho bộ nghịch lưu được cung cấp từ máy biến áp 1 pha (ngõ vào 200-250VAC và ngõ ra có thể điều chỉnh từ 0 – 230VAC) qua bộ chỉnh lưu cầu 1 pha, cung cấp nguồn *DC* cho bộ nghịch lưu. Các khóa bán dẫn là các linh kiện IGBTFGL-60N100-BNTD. Các cảm biến dòng điện và điện áp là sản phẩm của hang LEM (LA25 và LV25), dựa trên hiệu ứng Hall, cảm biến có độ tuyến tính cao và cách ly với mạch sơ cấp với phần mạch điện tử đo lường phía thứ cấp. Ngoài ra còn có các linh kiện và thông số khác được liệt kê như trong Bảng V.

Chương trình thực nghiệm được điều khiển bằng card DSP TMS320F28335 của hãng Texas Instruments.



H. 19 *Sơ đồ khối điều khiển bộ nghịch lưu 3 pha 3 bậc NPC*

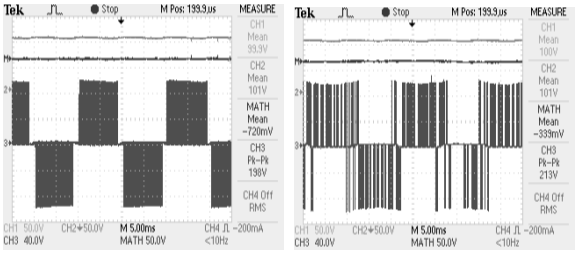
B. 5 *Thông số thực nghiệm*

Nguồn DC	V_{dc} = 200[V]
Tụ điện	$C_1 = C_2$ = 1500[µF]
Tải *R-L* nối Y (pf=0.86)	R = 16[Ω]; L = 30[mH]
Tần số ngõ ra	f_0 = 50[Hz]
Tần số đóng ngắt	f_s = 5[kHz]

H. 20 *Mô hình thực nghiệm bộ nghịch lưu 3 bậc NPC*

- Trường hợp tải 3f cân bằng**:**

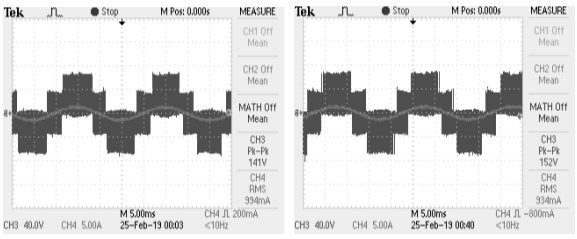
Thông số thực nghiệm cho ở bảng B.5.



a)SIN PWM *b) CBPWM*

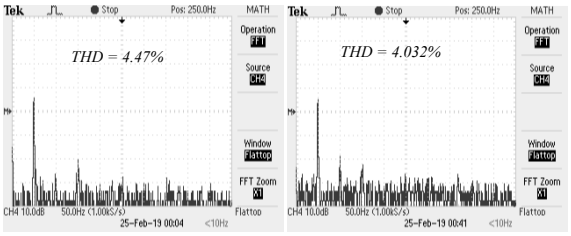
H. 21 *Từ trên xuống: Điện áp tụ C_1 và C_2, Sai số điện áp trên 2 tụ C_1 và C_2, điện áp nghịch lưu A khi m = 0.4.*

Trong Hình 21 cho thấy khi chỉ số điều chế m=0.4, sai lệch điện áp của phương pháp SIN PWM là 0.72V, và trong phương pháp CBPWM là 0.33V.



a)SIN PWM *b) CBPWM*

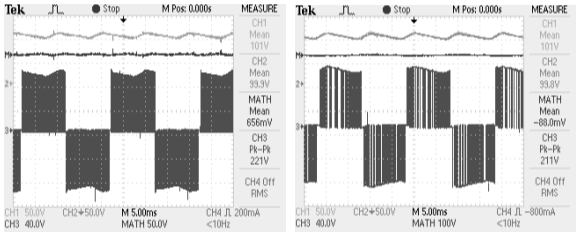
H. 22 *Điện áp pha và dòng điện pha A khi m = 0.4*



a) SIN PWM *b) CBPWM*

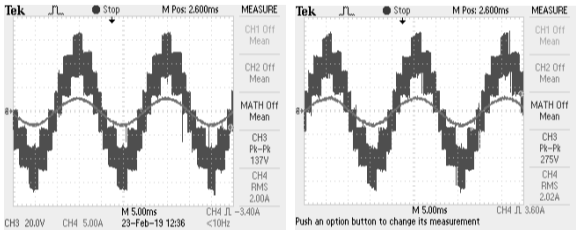
H. 23 *Phân tích phổ dòng điện pha A khi m = 0.4*

Trong Hình 2**3** là hình ảnh phân tích phổ (FFT) dòng điện ngõ ra. Độ méo dạng dòng điện với phương pháp SIN PWM là THD = 4.47%, và với phương pháp CBPWM là THD=4.032%.



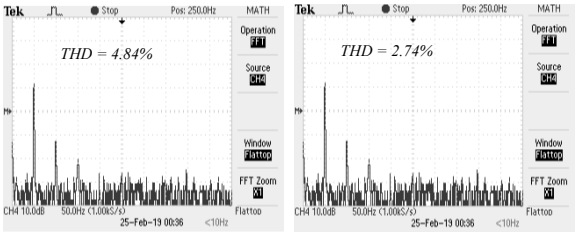
a)SIN PWM *b) CBPWM*

H. 24 *Từ trên xuống: Điện áp tụ C_1 và C_2, Sai số điện áp trên 2 tụ C_1 và C_2, điện áp nghịch lưu khi m = 0.8*



a)SIN PWM *b) CBPWM*

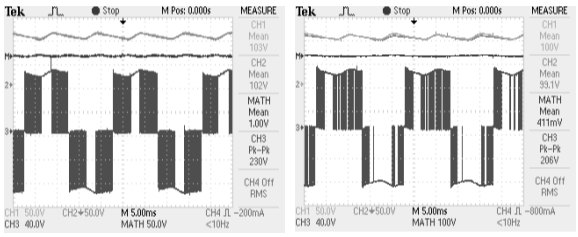
H. 25 *Điện áp pha và dòng điện pha A khi m = 0.8*



a)SIN PWM *b) CBPWM*

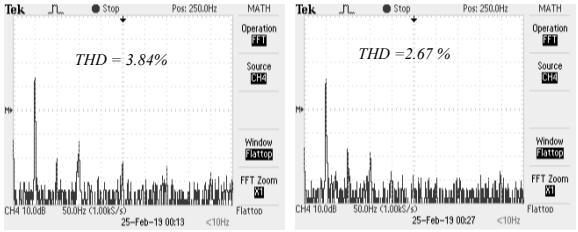
H. 26 *Phân tích phổ dòng điện ngõ ra khi m = 0.8*

Trong Hình 24, kết quả thực nghiệm khi m=0.8 cho thấy sai lệch điện áp trong phương pháp SIN PWM là 0.656V, và trong phương pháp CBPWM là 0.088V. Trong Hình 26 là hình ảnh phân tích phổ dòng điện ngõ ra. Độ méo dạng của phương pháp SIN PWM là THD=4.84%, và của phương pháp CBPWM là THD=2.74%.



a)SIN PWM *b) CBPWM*

H. 27 *Từ trên xuống: Điện áp tụ C_1 và C_2, Sai số điện áp trên 2 tụ C_1 và C_2, Điện áp nghịch lưu khi m = 0.9*



a)SIN PWM *b) CBPWM*

H. 28 *Phân tích phổ dòng điện ngõ ra khi m = 0.9*

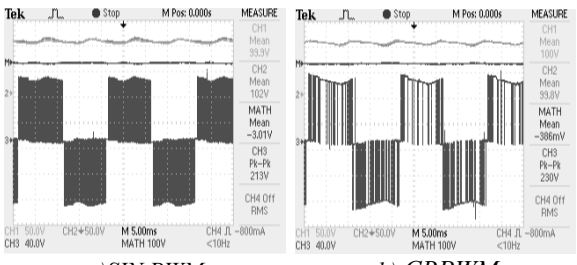
Trong Hình 27, khi m=0.9 kết quả cho thấy sai lệch điện áp là 1.00V trong phương pháp SIN PWM, và 0.411V trong phương pháp CBPWM. Trong Hình 28 là hình ảnh phân tích phổ dòng điện ngõ ra. Độ méo dạng dòng điện của phương pháp SIN PWM là THD=3.84%, và của phương pháp CBPWM là THD=2.67%.

- Trường hợp tải 3f không cân bằng**:**

Các thông số thực nghiệm cho trong Bảng VI.

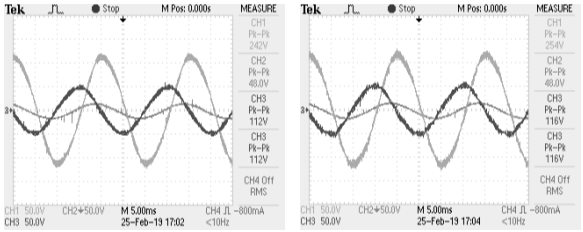
B. 6 *Thông số thực nghiệm với tải không cân bằng*

Pha A	$R = 7[\Omega]$; $L = 50$[mH]	$pf = 0.48$
Pha B	$R = 16[\Omega]$; $L = 30$[mH]	$pf = 0.86$
Pha C	$R = 40[\Omega]$; $L = 4$[mH]	$pf = 0.99$
Tụ điện	$C_1 = C_2 = 1500$uF	



a)SIN PWM *b) CBPWM*

H. 29 *Từ trên xuống: Điện áp tụ C_1 và C_2, Sai số điện áp trên 2 tụ C_1 và C_2, điện áp nghịch lưu pha A khi m = 0.8*



a)SIN PWM *b) CBPWM*

H. 30 *Dòng điện 3 pha tải không cân bằng khi m = 0.8*

Kết quả thực nghiệm trên Hình 29 cho thấy trường hợp tải 3 pha không cân bằng với phương pháp SIN PWM với m=0.8. Độ lệch điện áp là khoảng 3.01V. Khi áp dụng phương pháp CBPWM, độ lệch điện áp giảm xuống còn 0.386V. Kết quả Hình 30 là dạng sóng dòng điện tải 3 pha của cả 2 phương pháp.

5. Kết luận

Một nguyên lý mới về kỹ thuật cân bằng điện áp của hai tụ điện một chiều cho bộ nghịch lưu 3 bậc NPC được đề xuất cho phép sử dụng hàm offset với kỹ thuật điều chế chuyển mạch 2 bậc để hạn chế hiện tượng mất cân bằng và dao động điện áp trên các tụ DC. Kết quả mô phỏng và thực nghiệm đã chứng minh rằng kỹ thuật điều chế chuyển mạch 2 bậc cải thiện đáng kể việc duy trì điện áp trên các tụ DC cân bằng so với kỹ thuật SIN PWM. Lý thuyết đã chứng minh khả năng điều khiển tuyến tính dòng NP phụ thuộc vào hàm offset cục bộ. Sử dụng chế độ điều chế gián đoạn và chuyển mạch 2 bậc sẽ giúp giảm số chuyển mạch nên giảm tổn hao đóng ngắt, đồng thời cho tác dụng dòng NP tối đa. Chế độ điều chế gián đoạn được thể hiện rõ trong phần thực nghiệm với điều kiện dung lượng tụ lớn và dòng điện tải thử nghiệm nhỏ.

Phương pháp đề xuất CBPWM sử dụng nguyên lý cộng hàm offset nên thực hiện đơn giản. Với điện áp yêu cầu của tải, giải thuật tính toán và so sánh các dòng điện NP phụ thuộc hàm offset. Từ trạng thái áp của 2 tụ, giải thuật chọn hàm offset phù hợp để thực hiện kỹ thuật CBPWM.

Lời cảm ơn

Nghiên cứu này được tài trợ bởi Trường Đại học Bách Khoa TP.HCM trong đề tài mã số **TNCS-DDT-2017-02** và được tài trợ một phần bởi Đại học Quốc Gia TP.HCM, VNU-HCM trong đề tài mã số **B2018-20-06.**

Tài liệu tham khảo

[1] Franquelo LG, Rodríguez J, León JI, Kouro S, Portillo, Prats MM (2008) *The Age of Multilevel Converters Arrives.* IEEE Industrial Electronics Magazine, pp. 28-39

[2] Rodriguez J, Jih-Sheng L, Zheng PF (2002). *Multilevel Inverters: a Survey of Topologies, Controls, and Applications.* IEEE Trans. on Industrial Electronics, vol. 49, no. 4, pp. 724-738

[3] Schweizer M, Friedli T, Kolar JW (2013). *Comparative Evaluation of Advanced Three-Phase Three-Level Inverter / Converter Topologies Against Two-Level Systems*. IEEE Tran. on Industrial Electronics, vol. 60, no. 12, pp. 5515-5527

[4] Teichmann R, Bernet S (2005) *A Comparison of Three-Level Converters Versus Two-Level Converters for Low-Voltage Drives.* Traction, and Utility Applications, IEEE Trans. on Power Electronics, vol. 41, no. 3, pp. 855-865

[5] Celanovic N, Boroyevich D (2000) *A Comprehensive Study of Neutral Point Voltage Balancing Problem in Three-Level Neutral-Point-Clamped Voltage Source PWM inverters*. IEEE Trans. on Power Electronics, vol.15, no. 2, pp. 242-249

[6] Pou CJ, Pindado R, Boroyevich D, Rodríguez P (2005) *Evolution of the Low-Frequency Neutral-Point Voltage Oscillations in the Three-Level Inverter.* IEEE Trans. on Industrial Electronics, vol. 56, no. 6, pp. 1582-1588

[7] Busquets-Monge S, Bordonau J, Boroyevich D, Somavilla S (2004) *The Nearest Three Virtual Space Vector PWM - A Modulation for the Comprehensive Neutral-Point Balancing in the Three-Level NPC Inverter*. IEEE Power Electronics Letters, vol. 2, no. 1, pp. 11-15

[8] Choi* U-M, Lee K-B (2013) *Neutral-Point Voltage Balancing Method for Three-Level Inverter Systems with a Time-Offset Estimation Scheme*. Journal of Power Electronics, vol. 13, no. 2, pp. 243-249

[9] Pou J, Boroyevich D, Pindado R (2002) *New Feedforward Space-Vector PWM Method to Obtain Balanced AC Output Voltages in a Three-Level Neutral-Point-Clamped Converter*. IEEE Trans. on Industrial Electronics, vol. 49, no. 5

[10] Busquets-Monge S, Bordonau J, Boroyevich D, Somavilla S (2004) *The Nearest Three Virtual Space Vector PWM—A Modulation for the Comprehensive Neutral-Point Balancing in the Three-Level NPC Inverter*. IEEE Power Electronics Letters, vol. 2, no. 1

[11] Busquets-Monge S, Bordonau J, Rocabert J (2008) *A Virtual-Vector Pulsewidth Modulation for the Four-LevelDiode-Clamped DC–AC Converter*. IEEE Trans. on Power Electronics, vol. 23, no. 4, pp. 1964-1972

[12] Zhang C-J, Tang Y, Han D, Zhang H, Zhang X, KeWang (2016) *A Novel Virtual Space Vector Modulation Strategy for the Neutral-Point Potential Comprehensive Balance of Neutral-Point-Clamped Converters*. Journal of Power Electronics, vol. 16, no. 3, pp. 946-959

[13] Chao-qun X, Cheng S, Ding H, Bing-kui M, Wu-Xun, Tian-jian Y (2018) *Improved Virtual Space Vector Modulation for Three-level Neutral-Point-Clamped Converter with Feedback of Neutral-point Voltage*. IEEE Trans. on Power Electronics, vol. 33, no.6, pp. 5452-5464

[14] Choudhury A, Pillay P, Williamson SS (2016) *DC-bus Voltage Balancing Algorithm for Three-Level Neutral Point Clamped (NPC) Traction Inverter Drive with Modified Virtual Space Vector*. IEEE Trans. on Industry Applications, vol. 52, no.5, pp. 3958-3967

[15] Chenchen W, Yongdong L (2010) *Analysis and Calculation of Zero-Sequence Voltage Considering Neutral-Point Potential Balancing in Three-Level NPC Converters.* IEEE Trans. on Indstrial Electronics, vol. 57, no.7, pp. 2262-2271

[16] Pou J, Zaragoza J, Ceballos S, Saeedifard M, Boroyevich D (2012) *A Carrier-Based PWM Strategy With Zero- Sequence Voltage Injection for a Three-Level Neutral-Point-Clamped Converter*. IEEE Trans. on Power Electronics, vol. 27, no. 2, pp. 642-651

[17] Maheshwari R, Munk-Nielsen S, Busquets-Monge S (2013) *Design of Neutral-Point Voltage Controller of a Three-Level NPC Inverter With Small DC-Link Capacitors*. IEEE Trans. on Industrial Electronics, vol. 60, no. 5, pp. 1861-1871

[18] Wang Z, Cui F, Zhang G, Shi T, Xia C (2016) *Novel Carrier-Based PWM Strategy with Zero-sequence Voltage Injected for Three-Level NPC Inverter*. IEEE Journal of Emerging and Selected Topics in Power Electronic, vol. 4, no. 4, pp. 1442-1451