

Thiết kế mô phỏng bộ biến đổi đa mức MMC dựa trên mô hình toán học các linh kiện điện tử khi áp dụng thuật toán điều chế NLM

Simulation design of a multilevel MMC converter based on mathematical model of electronic components with NLM modulation algorithm

Trần Hùng Cường¹, Phạm Việt Phương^{2,*}

¹ Trường Đại học Thủy Lợi

² Đại học Bách Khoa Hà Nội

*Corresponding author E-mail: phuong.phamviet@hust.edu.vn

DOI: <https://doi.org/10.64032/mca.v29i2.232>

Abstract

This paper presents the design of mathematical models for the power and control circuits of the MMC multilevel converter. The research focuses on describing all electronic components of the MMC multilevel converter using mathematical formulas that accurately reflect the physical nature and functions of these components. As a result, the MMC multilevel converter can be represented in the form of a mathematical model. This facilitates the development of tools to verify control algorithms for MMC more conveniently, given that constructing experimental models and performing HIL simulations of the MMC multilevel converter is challenging due to the large number of converter modules, which exceeds the capacity of HIL simulation devices. The process of formulating mathematical models for the electronic components, the entire power circuit, and the control circuit is carried out and simulated using LabVIEW software, applying the NLM modulation algorithm to generate $N+1$ voltage levels (where N is the number of submodules in each branch of the MMC). The results are then compared with those from an MMC model simulated in MATLAB software under the same simulation conditions and technical parameters to verify the operation of the MMC converter.

Keywords: Modular Multilevel Converter; Sub-module; Nearest Level Modulation; IGBT

Abbreviations

MMC	Modular Multilevel Converter
NLM	Nearest Level Modulation
IGBT	Insulated Gate Bipolar Transistor
HVDC	High Voltage Direct Current

Tóm tắt

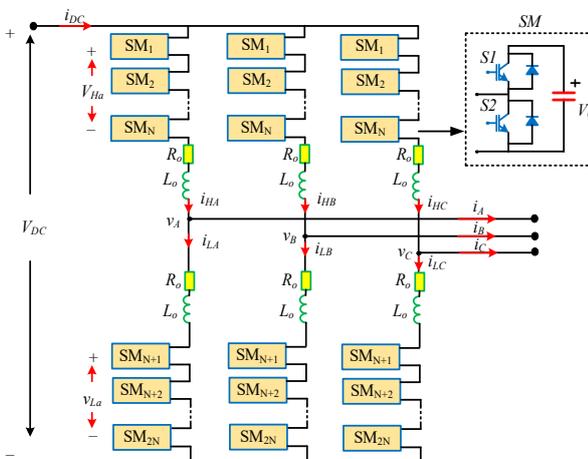
Bài báo này trình bày việc thiết kế mô hình toán học cho mạch công suất và mạch điều khiển của bộ biến đổi đa mức MMC. Nghiên cứu tập trung vào việc mô tả toàn bộ các linh kiện điện tử của bộ biến đổi đa mức MMC bằng các công thức toán học đảm bảo đầy đủ bản chất vật lý và chức năng của các linh kiện điện tử trong hệ thống MMC. Nhờ đó, bộ biến đổi đa mức MMC có thể được mô tả dưới dạng mô hình toán học. Điều này giúp phát triển các công cụ để kiểm chứng các thuật toán điều khiển cho MMC thuận tiện hơn do việc xây dựng các mô hình thực nghiệm cũng như mô phỏng HIL (Hardware – in – the – loop) của bộ biến đổi đa mức MMC gặp nhiều khó khăn do số lượng các module thành phần của bộ biến đổi lớn, vượt quá giới hạn cho phép của các thiết bị mô phỏng HIL. Quá trình xây dựng công thức toán học cho các linh kiện điện tử và toàn bộ hệ thống mạch công suất cũng như mạch điều khiển trong bài báo này được thực hiện và mô phỏng trên phần mềm LabView khi áp dụng thuật toán điều chế NLM để tạo ra các mức điện áp $N+1$, trong đó N là số SM (sub-module) trên mỗi nhánh của MMC. Kết quả mô phỏng trên LabView được so sánh với mô hình MMC hoạt động trên phần mềm Matlab trong cùng kịch bản mô phỏng và cùng các thông số kỹ thuật để kiểm chứng hoạt động của bộ biến đổi MMC.

1. Phần mở đầu

Bộ biến đổi (BĐ) công suất đa mức MMC là một cấu trúc đầy tiềm năng để tạo ra điện áp bậc thang gần nhất với dạng sóng hình sin [1]. Dạng sóng hình bậc thang được tạo ra bởi MMC cho phép kiểm soát chính xác điện áp và dòng điện, giúp cải thiện chất lượng điện năng và giảm tổn thất về năng lượng [2]. Điều này làm cho bộ biến đổi MMC trở nên phù hợp hơn so với các bộ biến đổi khác ở cấp điện áp trung và cao thế ví dụ như HVDC khi có khả năng giảm tổn thất đến mức tối thiểu [3]. MMC cũng có khả năng vượt trội trong việc cải thiện chất lượng điện năng và ổn định lưới điện thông qua khả năng vận hành trong điều kiện sự cố. Trong trường hợp xảy ra sự cố hoặc xuất hiện nhiễu trong lưới điện, MMC có thể điều chỉnh đầu ra một cách nhanh chóng để duy trì ổn định và ngăn ngừa sự cố lan truyền [4]. Điều này làm cho bộ biến đổi MMC trở thành lựa chọn lý tưởng để tích hợp với các nguồn năng lượng tái tạo, như các trang trại gió ngoài khơi hay các nhà máy điện mặt trời [5]. So với các BĐ đa mức khác như CHB (Cascaded H – Bridge) hay NPC (Neutral – Point – Clamped Converter), BĐ MMC có cấu hình đơn giản và có khả năng mở rộng số mức điện áp không giới hạn bằng cách tăng thêm số SM để làm việc với các cấp điện áp cao hơn mà vẫn đảm bảo độ tin cậy [6]. Chính vì vậy, bộ biến đổi MMC dễ dàng tạo ra điện áp xoay chiều với chất lượng điện áp rất tốt thông qua chỉ số THD thấp, có thể dùng trực tiếp cho các phụ tải mà không cần sử dụng các bộ lọc sóng hài [7]. Hiện nay, nghiên cứu các ứng dụng của bộ biến đổi MMC trong thực tế là một trong những hướng nghiên cứu có tính cấp thiết. Mặc dù vậy, các nghiên cứu về BĐ MMC hiện nay thường được thực hiện trên mô hình mô phỏng mà ít được

triển khai trên mô hình thực nghiệm do cấu hình của BBD MMC thường sử dụng một lượng lớn các module thành phần là các BBD kiểu nửa cầu. Các phần mềm mô phỏng về điện tử công suất nói chung và cho BBD MMC nói riêng có thể kể đến như: Matlab/Simulink, PSCAD, P-SIM... [8]-[10]. Các phần mềm này được thực hiện dựa trên thư viện các linh kiện điện tử tích hợp sẵn trong phần mềm, điều này khiến cho việc nhúng hệ thống mạch lực và điều khiển vào vi điều khiển gặp khó khăn khi không mô tả rõ ràng được bản chất, tính động học và đặc tính vật lý của linh kiện điện tử. Trong bài báo này, các tác giả sẽ mô tả các van IGBT (Insulated Gate Bipolar Transistor) dưới dạng công thức toán học để xây dựng cấu trúc mạch lực cho MMC và hệ thống điều khiển có thể nhúng dễ dàng trong vi điều khiển FPGA (Field Programmable Gate Array). Khi đó, việc kiểm nghiệm thực tế các thí nghiệm cho MMC sẽ trở nên dễ dàng hơn khi hoạt động với FPGA mà không cần hệ thống mạch lực vật lý. Trong hệ thống này FPGA đóng vai trò là môi trường chứa mạch lực và mạch điều khiển của MMC dưới dạng công thức toán học. Đây là ý nghĩa quan trọng mà nghiên cứu này có thể hướng tới để kiểm tra khả năng hoạt động của BBD MMC trước khi triển khai trên mô hình thật. Nội dung bài báo này tập trung vào nghiên cứu các vấn đề: lập trình van IGBT thời gian thực trên LabView, xây dựng mạch lực cho BBD MMC trên FPGA và kiểm nghiệm kết quả khi so sánh với mô hình mô phỏng sử dụng phần mềm Matlab/Simulink.

2. Cấu trúc và nguyên lý hoạt động của MMC dựa trên thuật toán điều chế NLM



Hình 1: Cấu hình mạch lực của bộ biến đổi MMC

Cấu hình mạch lực của BBD MMC ba pha được thể hiện như trên Hình 1. Hệ thống DC của MMC thường được gọi là DC-bus, được kết nối với các thanh dương và âm của BBD. Hệ thống điện xoay chiều ba pha được nối với điểm giữa của mỗi pha (A, B, C) làm cho mỗi pha của MMC được chia thành hai nhánh. Các nhánh kết nối với thanh dương được gọi là các nhánh trên (H) và các nhánh kết nối với thanh âm được gọi là các nhánh dưới (L). Mỗi nhánh có một nhóm các SM và một cuộn cảm L. Cuộn cảm nhánh được mắc nối tiếp với từng nhóm SM để hạn chế dòng điện do chênh lệch điện áp tức thời giữa các nhánh. Các tính năng chính của MMC bao gồm: cấu trúc mô-đun với khả năng mở rộng cấp điện áp và công suất; tạo ra dạng điện áp và dòng điện phía ac gần như hình sin có độ méo sóng hài tổng THD (Total Harmonics Distortion) rất

thấp; có khả năng chuyển mạch ở tần số thấp. Số lượng các SM của MMC phụ thuộc vào yêu cầu về cấp điện áp ở phía xoay chiều cũng như công suất trao đổi từ phía một chiều sang phía xoay chiều. Về mặt lý thuyết, số lượng các SM có thể tăng lên không giới hạn nhằm đáp ứng với mọi yêu cầu về mức điện áp đầu ra ở phía xoay chiều. Các SM được sử dụng trong bộ biến đổi MMC là bộ biến đổi DC – AC dạng nửa cầu. Nguyên lý hoạt động của MMC là dựa trên nguyên tắc cộng dồn các điện áp V_{SM} của các SM để tạo ra điện áp xoay chiều có nhiều mức điện áp ở đầu ra của mỗi pha. Dựa vào cấu trúc trên Hình 1, có thể rút ra được mối liên hệ giữa điện áp đầu vào, đầu ra, các điện áp nhánh trên, nhánh dưới với dòng điện và các phần tử của MMC như sau:

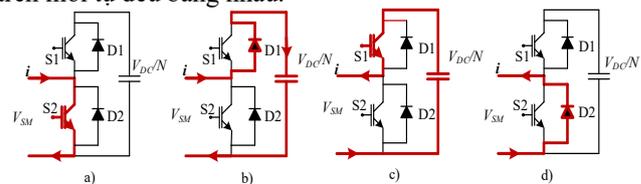
$$\dot{i}_x = i_{Hx} - i_{Lx} \quad (x = A, B, C) \quad (1)$$

$$v_x = -v_{Hx} - L_o \frac{di_{Hx}}{dt} - R_o i_{Hx} + \frac{1}{2} V_{DC} \quad (2)$$

$$v_x = v_{Lx} + L_o \frac{di_{Lx}}{dt} + R_o i_{Lx} - \frac{1}{2} V_{DC} \quad (3)$$

$$\begin{cases} v_{Hx} = k_{Hx} V_C \\ v_{Lx} = k_{Lx} V_C \end{cases} \quad (4)$$

Trong đó: k_{Hx} và k_{Lx} là các hệ số chèn cho các SM, $V_C = V_{DC}/N$ là điện áp bậc thang trên mỗi tụ của SM với giả thiết điện áp trên mỗi tụ đều bằng nhau.



Hình 2: Trạng thái đóng cắt của S1 và S2 trong mô-đun con nửa cầu: (a) dòng điện chiều dương và (b) dòng điện chiều âm

Hình 2 cho thấy trạng thái đóng cắt của hai van bán dẫn S1 và S2 trong một SM. Cụ thể:

- Khi dòng i_x trong mạch có chiều dương như trên hình 2a và 2b: Khi van S1 ON, van S2 OFF, điện áp phía xoay chiều SM là $V_{SM} = V_C$. Trạng thái này là trạng thái insert (chèn vào). Ngược lại nếu van S1 OFF còn van S2 ON, điện áp phía xoay chiều $V_{SM} = 0$. Trạng thái này gọi là trạng thái bypass (bỏ qua).
- Khi dòng điện i_x trong mạch có chiều âm như trên hình 2c và 2d: trạng thái insert xảy ra khi van S1 ON và S2 OFF; còn trạng thái bypass xảy ra khi van S1 OFF và van S2 ON.

Trong BBD MMC, điện áp nhánh sẽ được tính bằng tổng các điện áp đầu ra của SM trong nhánh được chèn vào. Trong quá trình làm việc của MMC các SM ở nhánh trên và nhánh dưới của MMC được điều khiển để tạo ra dạng sóng điện áp đa mức trên trên mỗi pha ở đầu ra AC.

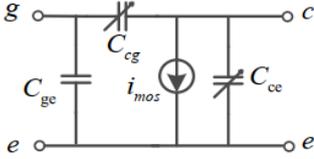
3. Thiết kế mạch lực bộ biến đổi MMC trên FPGA qua LABVIEW

LabVIEW là phần mềm để chuyển đổi sơ đồ khối đồ họa biên dịch thành mã máy và diễn đạt cú pháp thông qua các hình ảnh trực quan trong môi trường soạn thảo. LabVIEW FPGA là phần mềm hỗ trợ cho LabVIEW có thể sử dụng để thiết kế hiệu quả hơn các hệ thống dựa trên FPGA thông qua môi trường phát triển tích hợp cao, thư viện IP, trình mô phỏng độ trung thực cao và các tính năng gỡ lỗi. Lập trình FPGA trên

LabVIEW thường được thực hiện bằng cách sử dụng Module FPGA của LabVIEW.

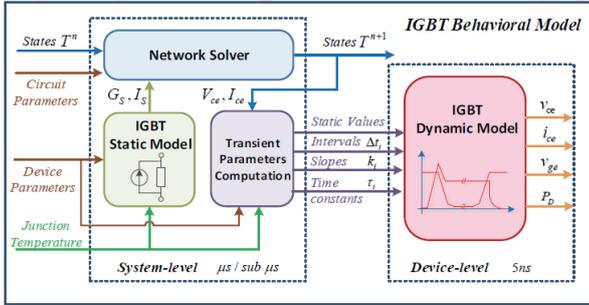
3.1. Thiết kế mô phỏng thời gian thực van IGBT

Mô hình của một van IGBT dùng trong BBD MMC được mô hình hóa dưới dạng một mạch điện tương đương như hình 3. Trong hình vẽ này, i_{mos} tương đương với dòng điện ra ở van IGBT; các giá trị tụ C_{ge} , C_{ce} , C_{cg} tương đương với điện dung các cổng Gate, Emitter và Collector. Các quá trình quá độ của IGBT giữa các trạng thái ON và OFF ổn định cần được mô phỏng với bước thời gian rất ngắn, cỡ nano giây.



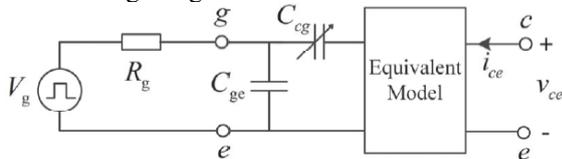
Hình 3: Mạch điện tương đương của một van IGBT

Mặt khác, trạng thái xác lập của IGBT không yêu cầu bước thời gian nhỏ như vậy, do đó các đặc tính tĩnh và động của van IGBT có thể được mô phỏng tách biệt nhằm giảm thiểu độ phức tạp của hệ thống với mô hình như hình 4 [11].



Hình 4: Mô hình van IGBT đề xuất

Khi đó, các dạng sóng động học có thể được suy ra dựa trên mô hình mạch tương đương của van IGBT trong hình 5. Mô hình bao gồm C_{cg} và C_{ge} được thiết lập từ mô hình phi tuyến. Ngoài ra, C_{ce} và i_{mos} được xử lý cùng nhau trong một mô hình tương đương. Theo cách này, chỉ các đặc tính cổng của i_{mos} và C_{ge} trong mô hình tương đương cần được xử lý và có thể bỏ qua khâu xử lý lặp lại nhiều lần của các phần tử phi tuyến. Điện áp cực thu-phát IGBT v_{ce} và dòng điện cực dương i_{ce} được mô tả riêng trong mô hình đề xuất.



Hình 5: Mô hình mạch tương đương đề xuất cho van IGBT

Trong hình 5, C_{ge} thường được coi là có điện dung không đổi. Trước khi phân tích trạng thái dạng sóng động học của van IGBT, ta cần thực hiện tuyến tính hóa C_{cg} vì điện dung của nó là phi tuyến và phụ thuộc rất nhiều vào giá trị của v_{ce} . Khi v_{ce} tăng dần từ giá trị cực tiểu V_{ce} , giá trị C_{cg} giảm một cách nhanh chóng. Sự biến thiên này trở nên không đáng kể khi v_{ce} tăng dần đến giá trị V_{tp} đủ lớn và khi đó giá trị tụ có thể được coi là không đổi $C_{cg(s)}$.

Khi $V_{ce(min)} < v_{ce} < V_{tp}$, ta có thể mô hình hóa C_{cg} bằng điện dung được tuyến tính hóa từng phần nếu coi sự thay đổi của nó tuyến tính theo thời gian như phương trình (5).

$$C_{cg} = \begin{cases} C_{cg(l)}, & v_{ce} = V_{ce(min)} \\ k_c v_{ce} + b_c, & V_{ce(min)} < v_{ce} \leq V_{tp} \\ C_{cg(s)}, & v_{ce} > V_{tp} \end{cases} \quad (5)$$

Trong đó: $k_c = \frac{C_{cg(s)} - C_{cg(l)}}{V_{tp} - V_{ce(min)}}$ và $b_c = -k_c V_{ce(min)} + C_{cg(l)}$

Khi xét đến cổng của IGBT, tính tương quan của v_{ce} và v_{ge} có thể được mô hình hóa theo phương trình (6).

$$C_{ge} \frac{dv_{ge}}{dt} = \frac{dC_{cg}(v_{ce} - v_{ge})}{dt} + \frac{v_g - v_{ge}}{R_g} \quad (6)$$

Khi $v_{ce} > V_{tp}$, phương trình (6) được viết lại như (7):

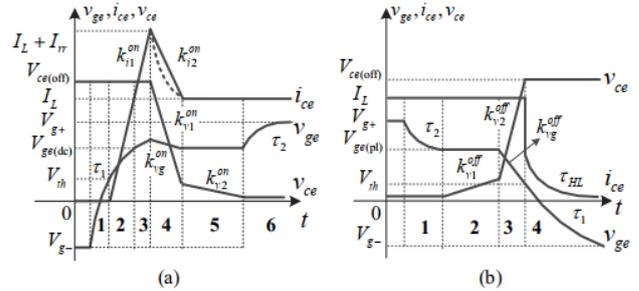
$$R_g (C_{ge} + C_{cg(s)}) v_{ge} + v_{ge} - R_g C_{cg(s)} v_{ce} = V_g \quad (7)$$

Trong đó V_g là điện áp cổng và R_g là điện trở cổng của IGBT. Từ (5) và (6) suy ra được (4) khi $V_{ce(min)} < v_{ce} < V_{tp}$. Đồng thời, khi coi $v_{ge} = 0$ do C_{cg} tương đối lớn nên v_{ge} được coi là hằng số và ta suy ra được phương trình (9).

$$R_g (2k_c v_{ce} - k_c v_{ge} + b_c) v_{ge} - R_g (2k_c v_{ce} + b_c + C_{ge}) v_{ge} = v_{ge} - V_{g+} \quad (8)$$

$$R_g (2k_c v_{ce} - k_c v_{ge(pl)} + b_c) v_{ge} = V_{ge(pl)} - V_g \quad (9)$$

Trừ các công thức trên suy ra được quá trình quá độ khi bật và tắt của van IGBT như trên hình 6.



Hình 6: Đồ thị quá độ của van IGBT khi: (a) bật và (b) tắt

- Mô hình khi van IGBT bật:

Dựa trên hình 6a, quá trình quá độ khi IGBT bật được chia làm 6 giai đoạn riêng biệt:

Khi $v_{ge} < V_{th}$ ta có: $i_{ce} = 0$; $v_{ce} = V_{ce_off}$. Đồng thời giá trị v_{ge} được tính như (10).

$$v_{ge} = v_{g+} \left(1 - e^{-\frac{t}{\tau_1}} \right) V_{g-} e^{-\frac{1}{\tau_1} t} \quad (10)$$

Trong đó $\tau_1 = R_g (C_{ge} + C_{cg(s)})$ và thời gian t được tính như (11).

$$\Delta t_1^{on} = -\tau_1 \ln \left(\frac{V_{g+} - V_{th}}{V_{g+} - V_{g-}} \right) \quad (11)$$

Khi IGBT bước vào vùng hoạt động tích cực: $v_{ge} > V_{th}$; i_{ce} tăng từ 0 lên I_L ; $v_{ce} = V_{ce_off}$. Thời gian của giai đoạn cũng như độ dốc k được tính như (12).

$$\Delta t_2^{on} = -\tau_1 \ln \left(\frac{V_{g+} - V_{ge(dc)}}{V_{g+} - V_{th}} \right) \quad (12)$$

$$k_{i1}^{on} = \frac{I_L}{\Delta t_2^{on}} \quad (13)$$

Khi v_{ge} và i_{ce} tiếp tục tăng, $v_{ce} = V_{ce_off}$;

$$v_{ge} = V_{g+} \left(1 - e^{-\frac{t}{\tau_1}} \right) + V_{g-} \cdot e^{-\frac{t}{\tau_1}}$$

$$\Delta t_3^{on} = \frac{I_{rr}}{k_{ir1}} \quad (14)$$

Khi v_{ge} , i_{ce} , v_{ce} đều giảm, giả sử sự biến thiên của 3 đại lượng này là tuyến tính, độ dốc của các đại lượng này được tính toán như sau:

$$k_{v1}^{on} = v_{ce} = \frac{V_{tp} - V_{ce(off)}}{\Delta t_4^{on}} \quad (15)$$

$$k_{vg}^{on} = v_{ge} = \frac{V_{ge(pl)} - V_{ge(rr)}}{\Delta t_4^{on}} \quad (16)$$

$$\Delta t_4^{on} = \frac{\tau_1 (V_{ge(pl)} - V_{ge(rr)}) - R_g C_{cg(s)} (V_{tp} - V_{ce(off)})}{V_{g+} - V_{ge(pl)}} \quad (17)$$

$$k_{i1}^{on} = \frac{-I_{rr}}{\Delta t_4^{on}} \quad (18)$$

Khi v_{ce} giảm tuyến tính; $i_{ce} = I_L$; $v_{ge} = V_{ge_dc}$

$$\Delta t_4^{on} = \frac{R_g \left[k_c (v_{tp}^2 - v_{ce(on)}^2) + (-k_c V_{ge(pl)} + b_c) (V_{tp} - V_{ce(on)}) \right]}{V_{g+} - V_{ge(pl)}} \quad (19)$$

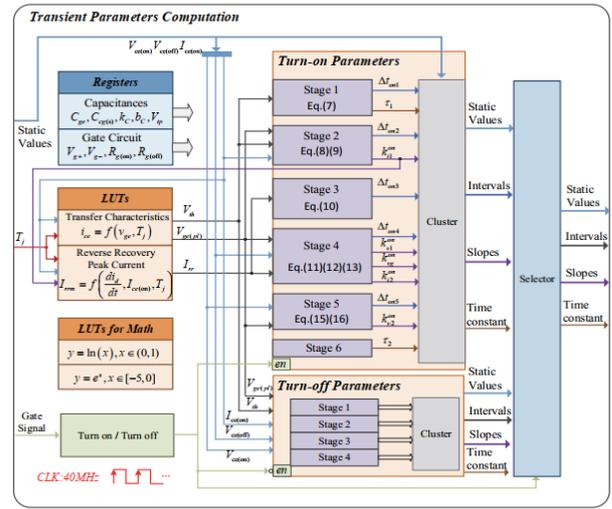
$$k_{v2}^{on} = v_{ce} = \frac{V_{ce(on)} - V_{tp}}{\Delta t_5^{on}} \quad (20)$$

Khi v_{ce} giảm đến $V_{ce(on)}$; $i_{ce} = I_L$; $v_{ge} = V_{ge_max}$

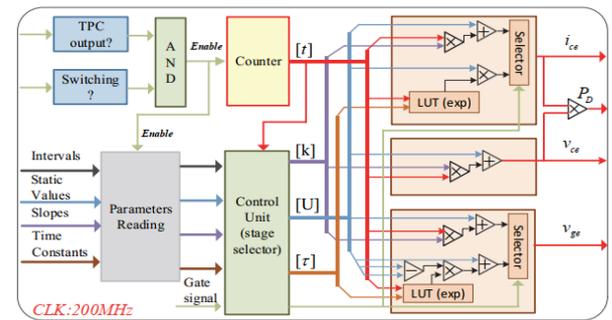
- Mô hình khi van IGBT tắt: gồm 4 giai đoạn như hình 6b: Giai đoạn 1, 2, 3: là các giai đoạn nghịch đảo lần lượt của các giai đoạn 6, 5, 4 của quá trình quá độ bật. Giai đoạn 4: Dòng điện từ MOS và dòng liên quan đến nó bị loại bỏ. Dòng điện cực dương i_{ce} giảm nhanh chóng và điốt bắt đầu dẫn dòng tải. Sự sụt giảm nhanh chóng của i_{ce} được giả định là xảy ra ngay lập tức trong mô hình đề xuất. Do sự tồn tại của các hạt tải điện dư thừa, i_{ce} giảm một cách nhanh chóng.

3.2. Triển khai mô hình IGBT trên LabVIEW

Từ các công thức được thiết lập ở trên, các tác giả tiến hành triển khai mô hình IGBT trên FPGA thông qua phần mềm LabVIEW, quy trình triển khai van IGBT ở mức hệ thống được trình bày như hình 7 [11]. Trên hình 7, van IGBT được coi là làm việc dưới điều kiện môi trường cố định, các giá trị hằng số được tính toán trước và lưu sẵn trong thanh ghi. Khi có tín hiệu tương ứng, các khối tính toán sẽ được bật tương ứng và thực hiện lần lượt từng giai đoạn sử dụng các tham số có sẵn. Sau khi bước tính toán hoàn thành, các giá trị được đưa về khối Cluster và chuyển đến khối Selector để tính toán và gửi đi các giá trị tương ứng. Theo hình 8, các thông số thu được từ quy trình tính toán được gửi đến cấp thiết bị. Tiếp theo, tín hiệu sẽ được đưa vào bộ tính toán, dựa vào tín hiệu t từ bộ đếm thời gian để xác định vị trí hiện tại của IGBT trong quá trình chuyển đổi. Thông qua việc này, ta có thể thu được các thông số như độ dốc, hằng số thời gian và giá trị ban đầu của các biến tương ứng: i_{ce} , v_{ce} và v_{ge} .



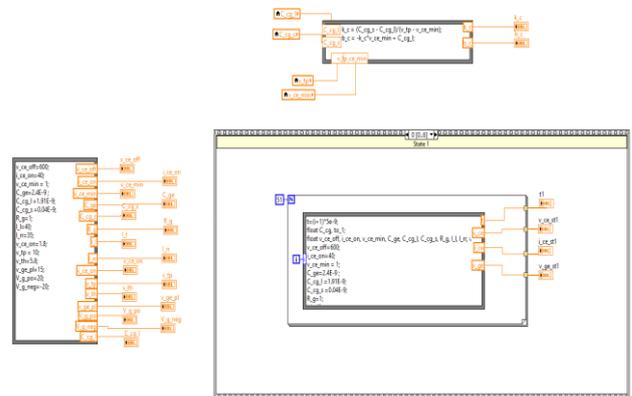
Hình 7: Quy trình tính toán các tham số cho phần cứng



Hình 8: Quy trình triển khai van IGBT cấp thiết bị

3.3. Mô phỏng IGBT theo thời gian thực trên Labview

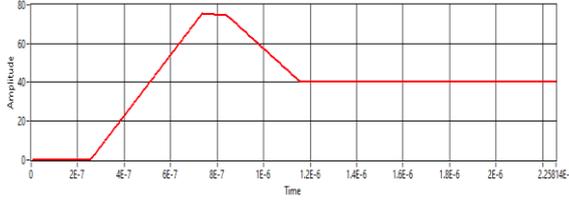
Từ các quy trình triển khai như trên, ta xây dựng mô phỏng van IGBT có tính đến các đặc tính quá độ bật và tắt trên phần mềm Labview. Hình 9 trình bày mô phỏng quá trình quá độ bật của IGBT thông qua phần mềm LabVIEW. Hình này gồm các khối (Block Diagram). Bên trái, sử dụng khối formula node để nhập thông số của IGBT vào thanh ghi dữ liệu thông qua các biến tương ứng. Khối tính toán đặt phía trên để tính hai giá trị hằng số k_c và b_c theo công thức (5). Trong quá trình quá độ bật của IGBT, chia làm 6 giai đoạn, sử dụng khối riêng biệt để thực hiện tuần tự các giai đoạn. Mỗi giai đoạn sẽ có 4 giá trị đầu ra: v_{ce} , i_{ce} , v_{ge} và t . Thời gian quá độ của IGBT ngắn đến mức nano giây, tuy vậy bước thời gian của LabVIEW được giới hạn là 10^{-3} s.



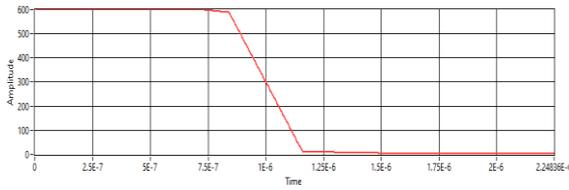
Hình 9: Block Diagram bật van IGBT trong LabVIEW

Để đảm bảo tính chính xác, ta cần sử dụng vòng lặp tính toán để tạo biến thời gian t . Kết quả tính toán lưu trữ dưới dạng array. Các giá trị của từng giai đoạn được ghép lại thành một hàm array, thể hiện các giá trị của IGBT khi bật. Tương tự với quá trình bật, ta xây dựng được mô phỏng cho quá độ tắt trên van IGBT với 4 giai đoạn tương ứng. Từ mô phỏng trên, ta được kết quả từ hình 10 đến hình 15.

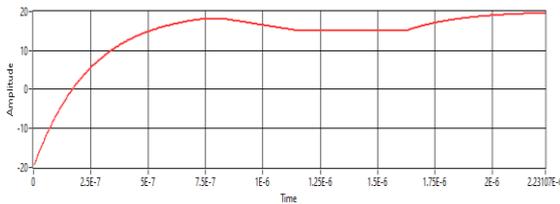
• Quá độ bật:



Hình 10: Đồ thị i_{ce} khi van IGBT bật

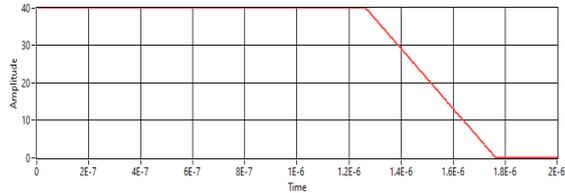


Hình 11: Đồ thị v_{cc} khi van IGBT bật

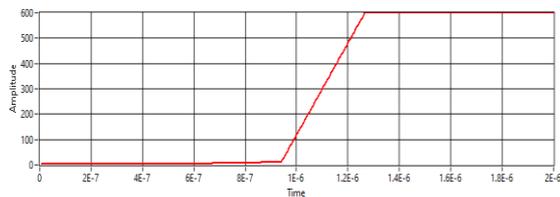


Hình 12: Đồ thị v_{ge} khi van IGBT bật

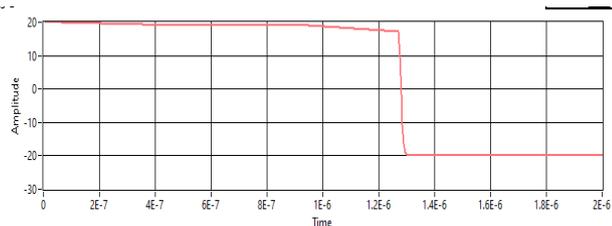
• Quá độ tắt:



Hình 13: Đồ thị i_{ce} khi van IGBT tắt

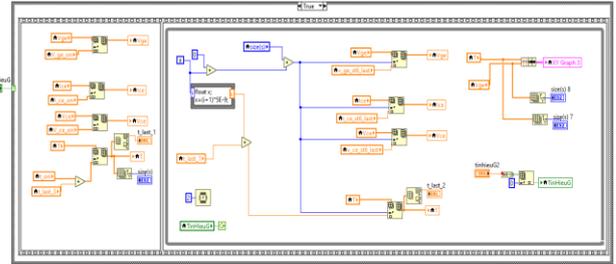


Hình 14: Đồ thị v_{cc} khi van IGBT tắt



Hình 15: Đồ thị v_{ge} khi van IGBT tắt

Trong đó: Hình 10 thể hiện dòng điện i_{ce} khi mở van IGBT bật; hình 11 thể hiện điện áp v_{cc} khi mở van IGBT; hình 12 thể hiện điện áp v_{ge} khi mở van IGBT; hình 13 thể hiện dòng điện i_{ce} khi tắt van IGBT; hình 14 thể hiện điện áp v_{cc} khi tắt van IGBT; hình 15 thể hiện điện áp v_{ge} khi tắt van IGBT. Các kết quả từ hình 10 đến hình 15 được so sánh với đồ thị đặc tính cho trước của nhà sản xuất như trên hình 6 cho thấy van IGBT mô phỏng thể hiện được đúng quá trình quá độ bật – tắt của van với giá trị sát với đồ thị thực tế. Từ các kết quả của hình 10 đến hình 15, ta xây dựng van IGBT trên LabVIEW dựa trên mô hình toán như hình 16.



Hình 16: Sơ đồ cấu trúc mô phỏng cho van IGBT trên Labview

3.4. Thiết kế mô phỏng bộ biến đổi MMC trên FPGA

Bảng 1: Thông số bộ biến đổi MMC

Thông số	Ký hiệu	Giá trị
Điện trở tải	R	10Ω
Điện cảm tải	L	$0,01 \text{ H}$
Điện trở nhánh	R_0	$0,1 \Omega$
Điện cảm nhánh	L_0	10^{-4} H
Điện dung của 1 SM	C	$2,5 \cdot 10^{-3} \text{ F}$
Số SM trên nhánh	N	4
Điện áp đầu DC	V_{dc}	2000 V
Tần số mạch điện	F	50 Hz
Tần số cho điều chế NLM	f_{NLM}	200 Hz
Công suất định mức	S_n	50kVA
Hệ số điều chế	m_a	1.0

Tụ điện giúp tạo giá trị điện áp cố định cho SM. Điện áp tụ điện U_c trên SM được tính theo dòng nạp tụ i_c .

$$U_c = \frac{1}{C} \int i_c dt \tag{21}$$

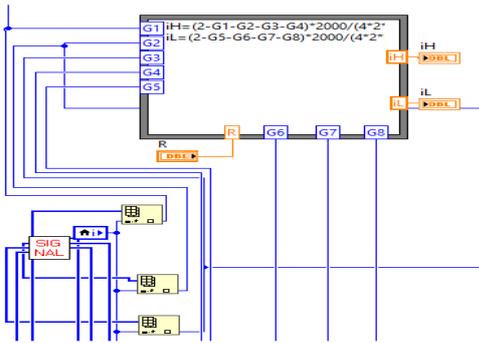
Cuộn cảm nhánh được mắc nối tiếp giữa hai nhánh trong một pha MMC có tác dụng cân bằng điện áp, hạn chế dòng điện cũng như giảm nhiễu giúp tăng chất lượng dòng điện và điện áp đầu ra. Cuộn cảm nhánh được tính theo công thức:

$$u_{RL} = i_{RL} R + L \frac{di_{RL}}{dt} \tag{22}$$

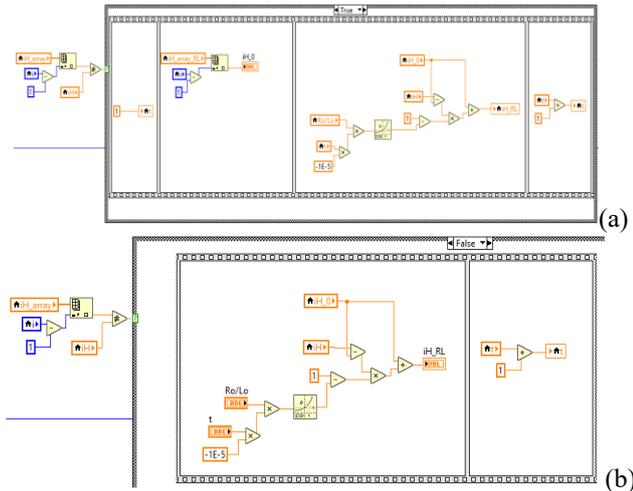
$$i_{RL} = \frac{u_{RL}}{Ls + R} \tag{23}$$

3.5. Thiết kế bộ biến đổi MMC trên LabVIEW

Trong hình 17, tín hiệu đưa từ bộ điều chế NLM được đưa tới các tín hiệu G_1 đến G_8 tương ứng với 8 SM trên một pha MMC. Hai tín hiệu i_H và i_L ứng với giá trị dòng điện tức thời hai nhánh được tính toán và chuyển đến bước tiếp theo.



Hình 17: Thành phần xử lý tín hiệu từ bộ điều chế NLM

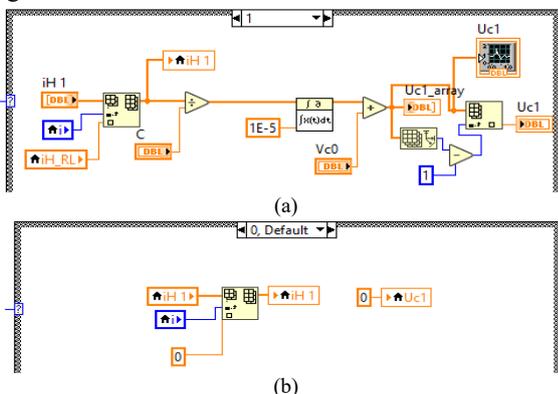


Hình 18: Thành phần tính dòng R_{0L_0} qua điện cảm nhánh trên khi: (a) True và (b) False

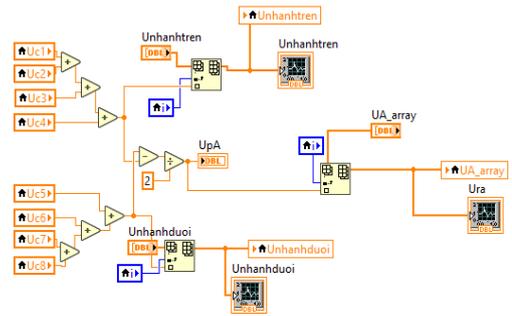
Hình 18 mô tả công thức dòng điện đi qua các điện trở nhánh và cuộn cảm nhánh trên mỗi pha của MMC trên phần mềm LabVIEW. Mô tả này đã thể hiện giá trị dòng điện qua điện cảm nhánh được tính theo công thức (24) của quá trình mô hình hóa.

$$i_{RL} = (I_{DC} - I_{bd})(1 - e^{-\frac{R}{L}t}) \quad (24)$$

Trong đó I_{DC} là giá trị dòng điện nhánh xác lập mong muốn, I_{bd} là giá trị ban đầu của i_{RL} ngay sau khi I_{DC} thay đổi. Các giá trị dòng điện xác lập tại thời điểm t và $t-1$ được so sánh để xác định khối trạng thái True hoặc False tương ứng để thực hiện tính toán (24) và chuyển giá trị tới bước tiếp theo. Thiết kế thành phần tính toán cho dòng điện nhánh dưới được thực hiện tương tự như trên.



Hình 19: Thành phần tính điện áp trên tụ của một SM khi (a) bật và (b) tắt



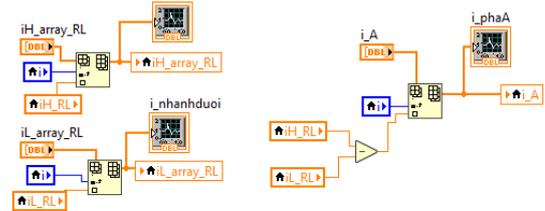
Hình 20: Thành phần tính toán điện áp ra một pha

Các tín hiệu G_1 đến G_8 trong bộ điều chế NLM cho biết khi nào SM tương ứng trong pha của MMC được bật và tắt. Khi giá trị G bật, van IGBT được mở và giá trị tính toán tại Hình 19a được chèn vào nhánh. Ngược lại, khi G tắt, giá trị điện áp trên SM tương ứng được gán bằng 0 như hình 19b. Trong hình 20, giá trị điện áp một nhánh được tính bằng tổng giá trị điện áp của các SM trong nhánh đó. Giá trị điện áp đầu ra của một pha trong MMC được tính theo công thức (25).

$$u_A = \frac{1}{2}(u_H - u_L) \quad (25)$$

Giá trị dòng điện ra một pha được tính theo công thức:

$$i_A = i_H - i_L \quad (26)$$



Hình 21: Thành phần tính toán dòng điện ra một pha

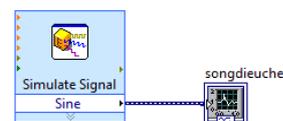
Với việc có được các dòng điện nhánh trên, dòng điện nhánh dưới như hình 18 và công thức (24). Ta rút ra được dòng điện đầu ra phía xoay chiều mỗi pha như công thức (26) và quá trình mô tả dòng điện ra của MMC trong một pha trên phần mềm LabVIEW được thể hiện như hình 21.

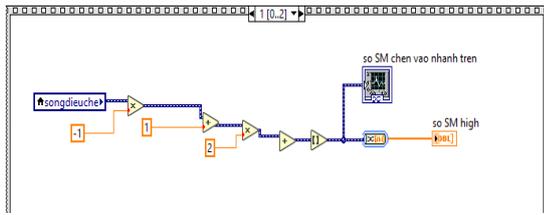
Từ các thành phần ở trên, ta xây dựng được mạch lực cho một pha trong một MMC ba pha và từ đó xây dựng một mạch lực MMC hoàn chỉnh với đầu vào (input) là các tín hiệu từ bộ điều chế NLM và đầu ra (output) là các giá trị dòng điện, điện áp cho các pha trong MMC.

3.6. Thiết kế bộ điều chế NLM trên LabVIEW cho MMC

Dựa trên nguyên lý của phương pháp điều chế NLM [8], ta cần tiến hành thực hiện các bước: tạo điện áp v_{ref} , chia các mức điện áp; xác định các mức điện áp của điện áp tức thời theo hàm làm tròn; xác định trạng thái của các SM; cân bằng điện áp tụ và tạo xung đóng cắt cho các van IGBT. Giá trị điện áp v_{ref} được tính theo công thức (27).

$$v_{ref} = \frac{m_a VDC}{2} \cos(\omega t) \quad (27)$$



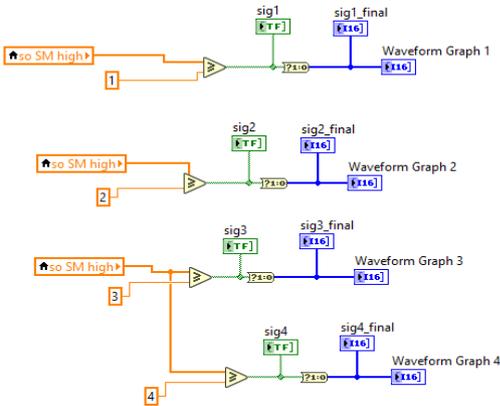


Hình 22: Thành phần tạo sóng tham chiếu và tính toán số SM bật tắt

Hàm làm tròn xác định số lượng SM trong một nhánh van được bật và tắt trên mỗi pha của bộ biến đổi:

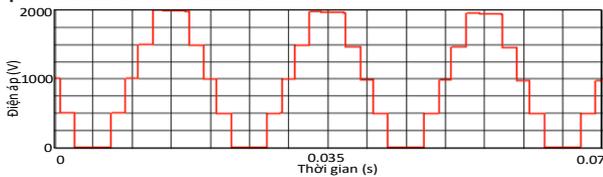
$$\begin{cases} N_H = \text{round} \left\{ \frac{V_{DC}}{2V_C} [1 - m \cos(\omega t)] \right\} \\ N_L = \text{round} \left\{ \frac{V_{DC}}{2V_C} [1 + m \cos(\omega t)] \right\} \end{cases} \quad (28)$$

Từ đó ta tiến hành xây dựng bộ điều chế NLM trên LabVIEW: tạo sóng sin v_{ref} và tính toán số SM bật, tắt trong một nhánh như hình 22. Khâu tạo xung đóng cắt cho van IGBT được thực hiện như hình 23. Sau khi xác định được số SM được bật hoặc tắt, ta sẽ tạo các xung đóng cắt bằng cách quy định lần lượt các SM được bật hoặc tắt trong một nhánh pha.

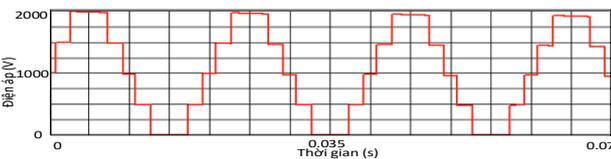


Hình 23: Thành phần tạo xung đóng cắt cho bộ điều chế

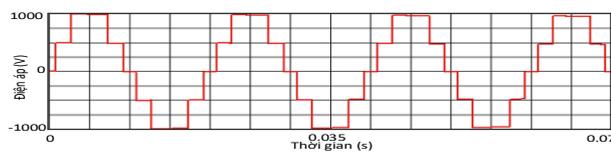
Sau khi thiết kế bộ điều chế NLM, ta tiến hành triển khai mô phỏng mạch lực MMC trên LabVIEW. Các kết quả được thể hiện từ hình 24 đến hình 27.



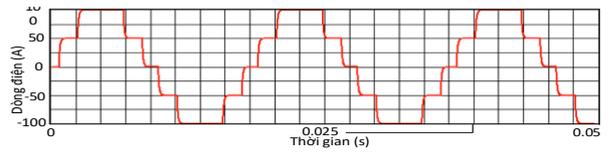
Hình 24: Giá trị điện áp nhánh trên của một pha trong LabVIEW với N = 4



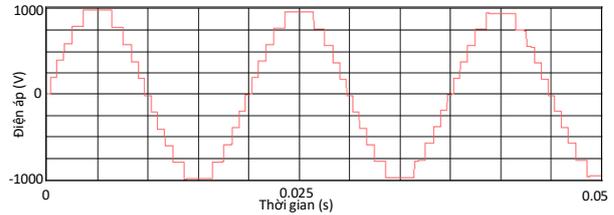
Hình 25: Giá trị điện áp nhánh dưới của một pha trong LabVIEW với N = 4



Hình 26: Giá trị điện áp ra U_{ra} trên một pha trong LabVIEW với N = 4

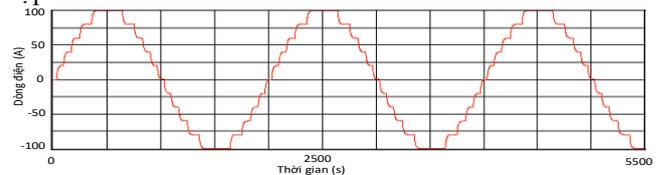


Hình 27: Giá trị dòng điện ra I_{ra} trên một pha trong LabVIEW với N = 4



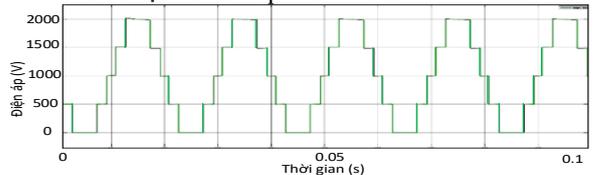
Hình 28: Giá trị điện áp ra U_{ra} trên một pha trong LabVIEW với N = 10

Kết quả mô phỏng LabVIEW được thực hiện với bước thời gian 10^{-5} s và số lượng SM trên mỗi nhánh là 4 ($N = 4$). Kết quả hình 24 và 25 cho thấy điện áp và dòng điện nhánh đầu ra một pha có dạng bậc thang với 5 mức điện áp. Giá trị dòng điện và điện áp đầu ra như hình 26 và 27 có dạng bậc thang với 5 mức tám quỹ đạo sin tương ứng với phương pháp điều chế NLM tạo ra N+1 mức điện áp. Khi mô phỏng với số lượng SM là $N = 10$, ta thu được các kết quả điện áp và dòng điện đầu ra như hình 28 và 29. Kết quả cho thấy dòng điện và điện áp có dạng bậc thang với 11 mức và tám quỹ đạo hình sin, các bậc thang đã được thu nhỏ so với khi mô phỏng trường hợp $N = 4$.

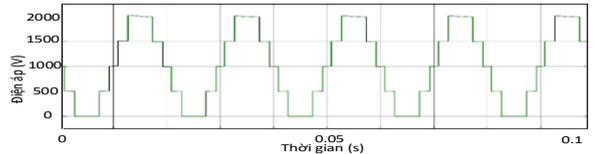


Hình 29: Giá trị dòng điện ra I_{ra} trên một pha trong Labview với N=10

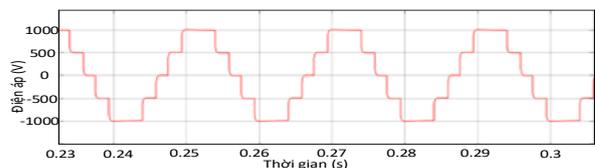
Từ các kết quả trên, ta có thể thấy hình dáng điện áp thu được khi xây dựng MMC với $N = 10$ là tương tự so với $N = 4$. Phần tiếp theo sẽ tiến hành thực hiện mô phỏng với kịch bản tương tự trên Matlab/Simulink để xác thực tính chính xác của kết quả trên LabVIEW so với mô phỏng vật lý trên Matlab/Simulink. Ta thu được các kết quả như hình 30 đến hình 34.



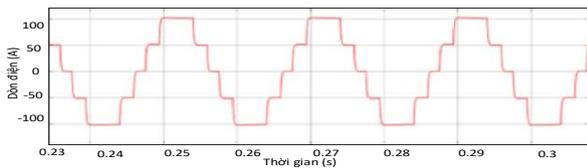
Hình 30: Giá trị điện áp nhánh trên (N = 4) của một pha trong Matlab



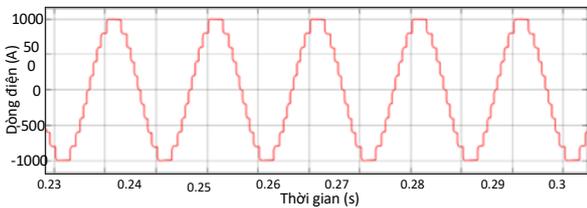
Hình 31: Giá trị điện áp nhánh dưới (N = 4) của một pha trong Matlab



Hình 31: Giá trị điện áp ra U_{ra} (N = 4) trên một pha trong Matlab

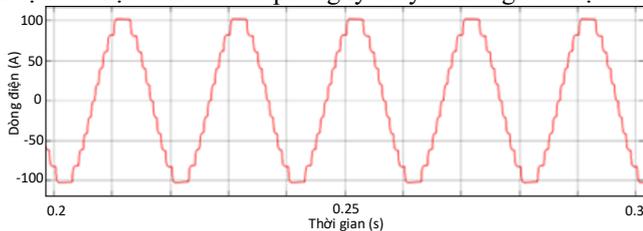


Hình 32: Giá trị dòng điện ra I_{ra} ($N = 4$) trên một pha trong Matlab



Hình 33: Giá trị điện áp ra U_{ra} ($N = 10$) trên một pha trong Matlab

Có thể thấy các kết quả thu được khi mô phỏng mạch MMC với $N = 4$ và $N = 10$ trên Matlab/Simulink là gần giống so với các kết quả thu được trong LabVIEW. Từ đó có thể thấy, việc thực hiện mô phỏng thời gian thực là cần thiết để xác định được các đặc tính mà mô phỏng lý thuyết không có được.



Hình 34: Giá trị dòng điện ra I_{ra} ($N = 10$) trên một pha trong Matlab

4. Kết luận

Bài báo này đã xây dựng được mạch lực của MMC trên FPGA thông qua phần mềm LabVIEW dưới dạng các mô hình toán học của các van IGBT cũng như các phương trình mô tả mạch điện. Thông qua đó mô phỏng trên cả hai phần mềm LabVIEW và Matlab/Simulink với cùng kịch bản để so sánh đặc điểm hoạt động của chúng. Các kết quả thực hiện được đã cho thấy không có sự khác biệt đáng kể khi mô phỏng mô hình toán trên LabVIEW và mô hình vật lý trên Matlab/Simulink. Từ đây ta có thể nhận định rằng có thể xây dựng mô hình MMC trên FPGA thông qua việc mô tả toán học các van bán dẫn để từ đó xây dựng hệ thống mạch lực bộ biến đổi MMC để kiểm nghiệm trước khi thực hiện với các thiết bị thực tế. Kết quả này đã giúp giảm thiểu được thời gian, công sức cũng và chi phí khi thực hiện nghiên cứu về MMC khi có sử dụng một lượng lớn các module thành phần.

References

- [1] F. J. R. Miguel Moranchel, "A comparison of Modulation techniques for Modular Multilevel Converters," *Energies*, vol. 9, no. 12, pp. 1091-1110, Dec. 2016, <https://doi.org/10.3390/en9121091>
- [2] H. R. I. A. R. A. a. A. B. Fazal Muhammad, "Design and Control of Modular Multilevel Converter for Voltage Sag Mitigation," *Electronics*, vol. 15, pp. 1681-1705, 02.2022, <https://doi.org/10.3390/en15051681>
- [3] T. Li, A. M. Gole and C. Zhao, "Harmonic instability in MMC-HVDC converters resulting from internal dynamics", *IEEE Trans. Power Del.*, vol. 31, no. 4, pp. 1738-1747, Aug. 2016, DOI: <https://doi.org/10.1109/TPWRD.2016.2542188>
- [4] B. Li, Z. Xu, S. Shi, D. Xu, and W. Wang, "Comparative study of the active and passive circulating current suppression methods for modular

- multilevel converters," *IEEE Trans. Power Electron.*, vol. 33, no. 3, pp. 1878-1883, Mar. 2018, DOI: <https://doi.org/10.1109/TPEL.2017.2737541>
- [5] D. Siemaszko, "Fast sorting method for balancing capacitor voltages in modular multilevel converters," *IEEE Trans. Power Electron.*, vol. 30, no. 1, pp. 463-470, Jan. 2015, DOI: <https://doi.org/10.1109/TPEL.2014.2312101>.
- [6] J. Kang, H. Kim, H.-J. Jung, D.-S. Lee, C. K. Kim, H. A. Mantooh, et al., "On exploiting active redundancy of a modular multilevel converter to balance reliability and operational flexibility", *IEEE Trans. Power Electron.*, vol. 34, no. 3, pp. 2234-2243, Mar. 2019, DOI: <https://doi.org/10.1109/TPEL.2018.2846406>.
- [7] H. Saad, T. Ould-Bachir, J. Mahseredjian, C. Dufour and S. Nguéfeu, "Real-time simulation of MMCs using CPU and FPGA", *IEEE Trans. Power Electron.*, vol. 30, no. 1, pp. 259-267, Jan. 2015, DOI: <https://doi.org/10.1109/TPEL.2013.2282600>.
- [8] Eliane Zoucin, Vana Ajemian, Wissam Rayess, "Modeling, Control and Simulation of a Modular Multilevel Converter", 2019 Fourth International Conference on Advances in Computational Tools for Engineering Applications (ACTEA), 30 September 2019, DOI: <https://doi.org/10.1109/ACTEA.2019.8851087>.
- [9] Hsin-Ju Chen, George L. Kusic, Gregory F. Rees "Comparative PSCAD and Matlab/Simulink simulation models of power losses for SiC MOSFET and Si IGBT devices", *Conference Record - IAS Annual Meeting (IEEE Industry Applications Society)*, February 2012, DOI: <https://doi.org/10.1109/PEEL.2012.6184589>.
- [10] E. J. Suherlan, Y. Haroen, "Study on fault of voltage source converter HVDC with MMC Technology", 2015 IEEE 10th Conference on Industrial Electronics and Applications (ICIEA), 23 November 2015. DOI: <https://doi.org/10.1109/ICIEA.2015.7334326>.
- [11] Hao Bai, Chen Liu, Akshay Kumar Rathore, Damien Paire, Fei Gao "An FPGA-based IGBT Behavioral Model with High Transient Resolution for Real-Time Simulation of Power Electronic Circuits", *IEEE transactions on industrial electronics*, vol. 66, no. 8, pp. 6581 - 6591, August 2019, DOI: <https://doi.org/10.1109/TIE.2018.2870354>.