

THIẾT KẾ VÀ CHẾ TẠO MÁY PHÂN TÍCH ĐA KÊNH GHÉP MÁY TÍNH QUA CỔNG USB

Nguyễn Văn Sơn

Trường Đại học Thủ Dầu Một

TÓM TẮT

Bài báo này giới thiệu việc thiết kế phần cứng và giải thuật phần mềm máy phân tích đa kênh (1024 kênh) ghép với máy tính qua cổng USB, một phương án khả thi và rẻ tiền để chế tạo máy đa kênh. Phần cứng: Thiết kế và chế tạo các khối chức năng của máy phân tích đa kênh gồm: Khối khuếch đại phổ và phát xung điều khiển ADC; Khối nguồn nuôi cao áp; Khối logic và giao tiếp PC qua cổng USB; Khối nguồn nuôi thế thấp. Phần mềm gồm phần giải thuật điều khiển và thu thập dữ liệu trên máy vi tính và các công cụ thiết yếu của máy đa kênh. Các đặc trưng kỹ thuật căn bản của hệ chế tạo đo được là độ phân giải năng lượng 40 keV tại đỉnh Cs-137 664keV dùng với detector nhấp nháy Bicron Model 302-2x2 của CANBERRA, độ trôi phổ nhỏ hơn $\pm 0.01\%^\circ\text{C}$ trên toàn thang đo, độ phi tuyến tích phân nhỏ hơn $\pm 0.05\%$ trên toàn thang đo, độ phi tuyến vi phân nhỏ hơn $\pm 3.4\%$ trên toàn thang đo. Với các đặc trưng vừa nêu, máy được thiết kế và chế tạo khả năng đáp ứng nhu cầu thực tập môn vật lý hạt nhân của sinh viên ngành vật lý hạt nhân.

Từ khóa: máy phân tích đa kênh, khuếch đại phổ

*

1. Giới thiệu

Máy phân tích đa kênh là thiết bị chủ lực của các phòng thí nghiệm vật lý hạt nhân. Lâu nay thiết bị này vẫn phải nhập ngoại và đây là thiết bị đắt tiền. Nếu tự chế tạo được máy phân tích đa kênh thì sẽ chủ động cung cấp thiết bị. Ngoài vấn đề về kinh tế, tự chế tạo máy đa kênh còn có các ý nghĩa sau:

- Cung cấp mã nguồn của thiết bị cho người sử dụng, cho phép người sử dụng phát triển các công cụ phân tích và thu thập dữ liệu. Điều này là không thể có được nếu mua thiết bị của nước ngoài.

- Chế tạo máy phân tích đa kênh tạo tiền đề để chế tạo các thiết bị khác cho phòng thí nghiệm vật lý hạt nhân theo yêu cầu của việc nghiên cứu về vật lý hạt nhân.

Các máy phân tích đa kênh hợp bộ như máy phân tích đa kênh serie 30, serie 40 của Canberra rất đắt tiền và quá phức tạp để thiết kế và chế tạo ở điều kiện Việt Nam, một phương án khả thi và rẻ tiền là chế tạo máy phân tích đa kênh ghép với máy vi tính. Thiết kế máy phân tích đa kênh bằng thiết bị ảo trên máy vi tính có các thuận lợi: phần cứng kết nối với máy vi tính không quá phức tạp, thuận tiện cho việc thiết kế và thi công; trên phần cứng kết nối với máy vi tính không còn các phụ kiện như bộ chuyển kênh, các núm biến trở, công tắc... mà các phụ kiện này trở thành các phụ kiện ảo trên màn hình máy vi tính. Thực hiện đề tài này góp phần giải quyết vấn đề thiếu thốn về thiết bị tại các phòng thí nghiệm vật lý hạt nhân mà máy phân tích đa kênh là thiết bị

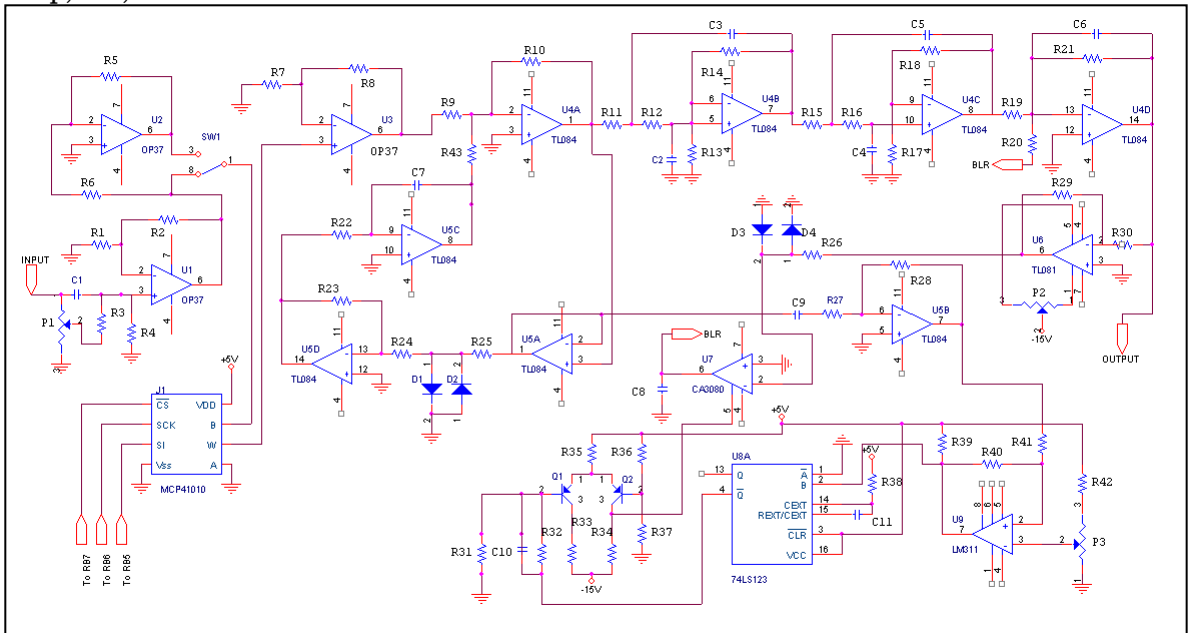
chủ lực. Do đây là đề tài thử nghiệm nên số kênh thiết kế chỉ là 1024 kênh không bằng số kênh các máy phân tích đa kênh hiện đại của nước ngoài là 2048, 4096 kênh, nhưng với số kênh này cùng với chỉ tiêu độ phân giải năng lượng tốt cũng đủ thỏa mãn về chất lượng cho sinh viên làm các bài thí nghiệm vật lý hạt nhân.

2. Nội dung

2.1. Khối khuếch đại phổ và khối logic phát xung điều khiển ADC

Khối khuếch đại phổ gồm các bộ phận: bộ phận khuếch đại tuyến tính, bộ phận tích phân hoạt, mạch phục hồi đường không (BLR: Base Line Restorer), cổng phục hồi đường cơ bản (Base Line Restorer Gating) và bộ phận điều khiển hệ số khuếch đại. Bộ phận khuếch đại tuyến tính xây dựng trên các IC U1, U2, U3 và U4. U1, U2 là OP37 đáp ứng nhanh và tạp âm thấp, U3, U4 là TL084 là OP-AM lối vào

FET nên có tạp âm thấp và đáp ứng tương đối nhanh. Đầu vào của khuếch đại tuyến tính là mạch bổ chính pole-zero để triệt bấu âm. Bộ phận tích phân hoạt gồm U4B, U4C, U4D, tác dụng bộ phận tích phân hoạt là sửa dạng xung thành dạng Gauss. Bộ phận điều khiển hệ số khuếch đại xây dựng trên biến trở số MCP41010 của hãng Microchip, biến trở số 8 bit nên có 256 mức chỉnh hệ số khuếch đại. Mạch phục hồi đường không (phục hồi mức cơ bản) gồm các linh kiện: U5A, U5C và U5D. Nguyên tắc mạch phục hồi đường không là sử dụng vòng phản hồi âm thành phần DC để ổn định mức một chiều. U5C là mạch tích phân để lấy thành phần một chiều của vòng phản hồi. U5A là tầng khuếch đại đệm $Av=1$, trở kháng lối vào lớn, trở kháng lối ra bé. U5D là tầng khuếch đại đảo dấu. Cổng phục hồi đường cơ bản gồm các linh kiện: U5B, U9, U8A, cặp vi sai Q1, Q2 và U7.



Hình 1: Sơ đồ nguyên lý khối khuếch đại phổ

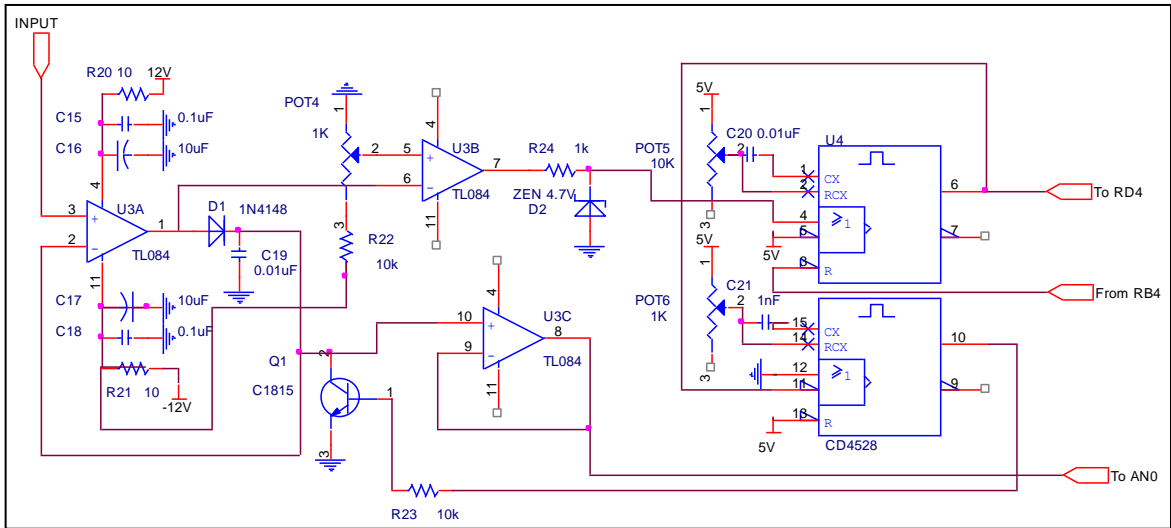
Mạch phục hồi đường cơ bản tác động khi không có xung xuất hiện, khi có xung xuất hiện cần làm mất tác động mạch phục hồi

đường cơ bản. U9 là tầng ngưỡng để phát hiện có xung, U8A là mạch đơn ổn để phát xung có độ rộng bao phủ xung, cặp vi sai

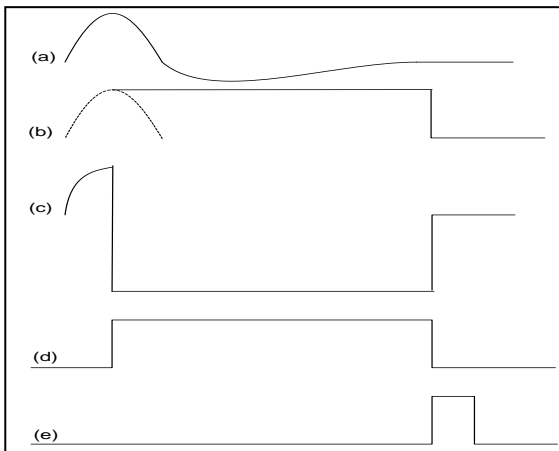
Q1-Q2 có chức năng bộ khóa dòng phân cực cho U7 trong thời gian xuất hiện xung làm xóa đi tác động mạch phục hồi đường không trong thời gian xung xuất hiện.

Sơ đồ nguyên lí khối logic phát xung điều khiển ADC cho vi điều khiển trên hình 2. Lối vào của tầng này nối tới lối ra của khối khuếch

đại phổ. U3A, D1, C19 tạo thành tầng giữ đỉnh, dạng xung giữ đỉnh được khuếch đại đệm nhờ U3C phục vụ cho biến đổi AD. Khối phát xung điều khiển ADC xây dựng trên 2 đơn ổn CD4528, hoạt động khối phát xung này minh họa bằng giản đồ xung trên hình 3.



Hình 2: Khối logic phát xung điều khiển ADC cho vi điều khiển



Hình 3: Giản đồ xung khối phát xung điều khiển ADC: (a) Tín hiệu lối vào (+) U3A; (b) Tín hiệu lối ra giữ đỉnh tại lối ra U3C; (c) Tín hiệu lối ra U3A; (d) Tín hiệu ra tại chân 6 U4, độ rộng 15us; (e) Tín hiệu ra tại chân 10 U4 dùng để xóa điện tích trên tụ C19, độ rộng 2 us

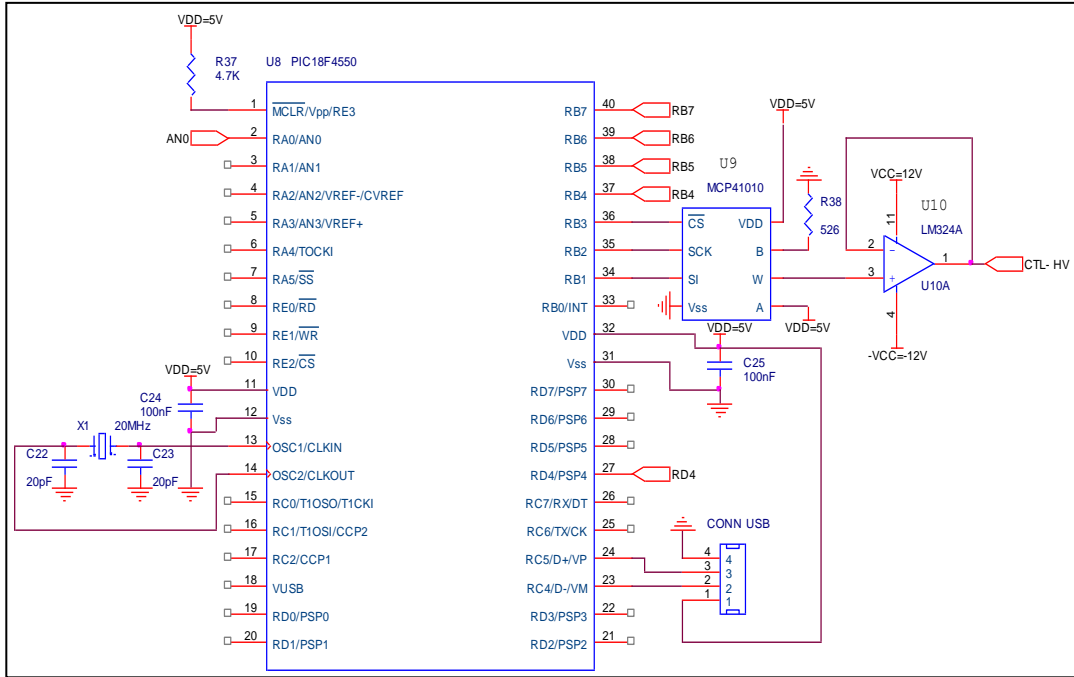
2.2. Khối điều khiển

Sơ đồ nguyên lí khối điều khiển trên hình 4. Khối điều khiển được xây dựng trên

vi điều khiển PIC18F4550 với các lí do: 1) Vi điều khiển này có ADC 10 bit tương ứng với 1024 kênh của máy phân tích ; 2) Vi điều khiển này tích hợp cổng USB 2.0. Vi điều khiển này đảm nhận các chức năng:

- *Biến đổi AD:* Xung khuếch đại phổ được giữ đỉnh đưa vào pin 2 (ANO) để biến đổi AD. Mức logic cao tại RD4 từ khối phát xung điều khiển ADC dùng làm tín hiệu bắt đầu biến đổi AD. Sau khoảng thời gian biến đổi AD (15 us) tín hiệu ra tại chân 10 U4 kích dẫn transistor Q1 để xóa điện tích trên tụ giữ đỉnh C19.

- *Điều khiển hệ số khuếch đại:* Vi điều khiển điều khiển hệ số khuếch đại của khuếch đại phổ thông qua các đường dây điều khiển RB5, RB6, RB7 tới vi mạch biến trở số MCP41010 tại mạch khuếch đại phổ.



Hình 4: Sơ đồ nguyên lý tầng vi điều khiển điều khiển các quá trình trong máy phân tích và giao tiếp với máy tính

2.3. Khối cao thế

Sơ đồ nguyên lý trên hình 5. Khối cao thế có thể phân thành các khối chức năng: dao động (U6); tạo xung điều khiển cho 2 MOSFET (U5A,U4A-U4D); linh kiện ngắt-mở là MOSFET IRF840 (Q3, Q4), tạo xung cao áp nhờ biến áp ferit T1; chỉnh lưu tạo điện áp dương (D6, D7) và các tụ điện (C5, C6, C9); chỉnh lưu tạo điện áp âm (D8, D9) và các tụ điện (C7, C8, C10); khối phản hồi tạo ổn định cao áp (U1C, U1D, U1A, U1B, U2B và Q1, Q2); khối bảo vệ quá cao áp (U2C, U2A, U3B, U3A); khối bảo vệ quá dòng cho Q3 và Q4 (U3D, U3A).

Khối dao động và tạo xung điều khiển ngắt mở cho MOSFET: dao động nhờ U6 – LM555, tần số dao động được điều chỉnh nhờ biến trở POT5 để có tần số dao động lặp lại cỡ 32KHz, tỉ số độ rộng xung (duty factor) là tùy ý. Xung dao động từ U6 – LM555 đưa đến bộ chia đôi tần số trên U5A-CD4013B, mục đích việc chia đôi tần số là cho ra xung cân xứng (hệ số độ rộng xung là

50%) và tạo xung pha ngược nhau lấy ra tại Q và \bar{Q} của U5A. Các linh kiện D6,C11, R32 và D7,C12, R33 có công dụng co hẹp độ rộng xung, hệ số độ rộng xung bé hơn 50% có công dụng tránh hiện tượng 1 MOSFET chưa tắt hẳn trong khi MOSFET kia đã kích dẫn.

Khối tạo xung cao áp và chỉnh lưu: Tăng biên độ xung nhờ biến áp, để biên độ xung được 1KV và khi chỉnh lưu nhân hai được 2KVDC tỉ số biến áp phải thỏa mãn là 1:100. Chỉnh lưu dương nhân hai điện áp nhờ diode D6, D7 và C5, C6, san bằng nhấp nhô nhờ R30, C9. Tương tự, phần chỉnh lưu âm gồm các linh kiện D8, D9, C7, C8 và san bằng nhấp nhô nhờ R31, C10.

Khối phản hồi tạo ổn định cao áp: Bộ phận lấy mẫu điện áp gồm R8, R9 và POT1, khuếch đại điện áp lấy mẫu U1C, U1A, U1B và khuếch đại đảo dấu khi dùng cao áp cực tính âm là U1D, khuếch đại so sánh là U2B, điện áp chuẩn đưa vào đầu trên của biến trở POT2, điện áp chuẩn này là thay đổi để mong muốn điện áp lối ra

thay đổi và lấy từ board logic (tại chân CTL-HV). Điện áp lỗi ra khuếch đại so sánh được đệm nhờ Q1 và Q2 để cấp điện áp nuôi cho biến áp xung T1.

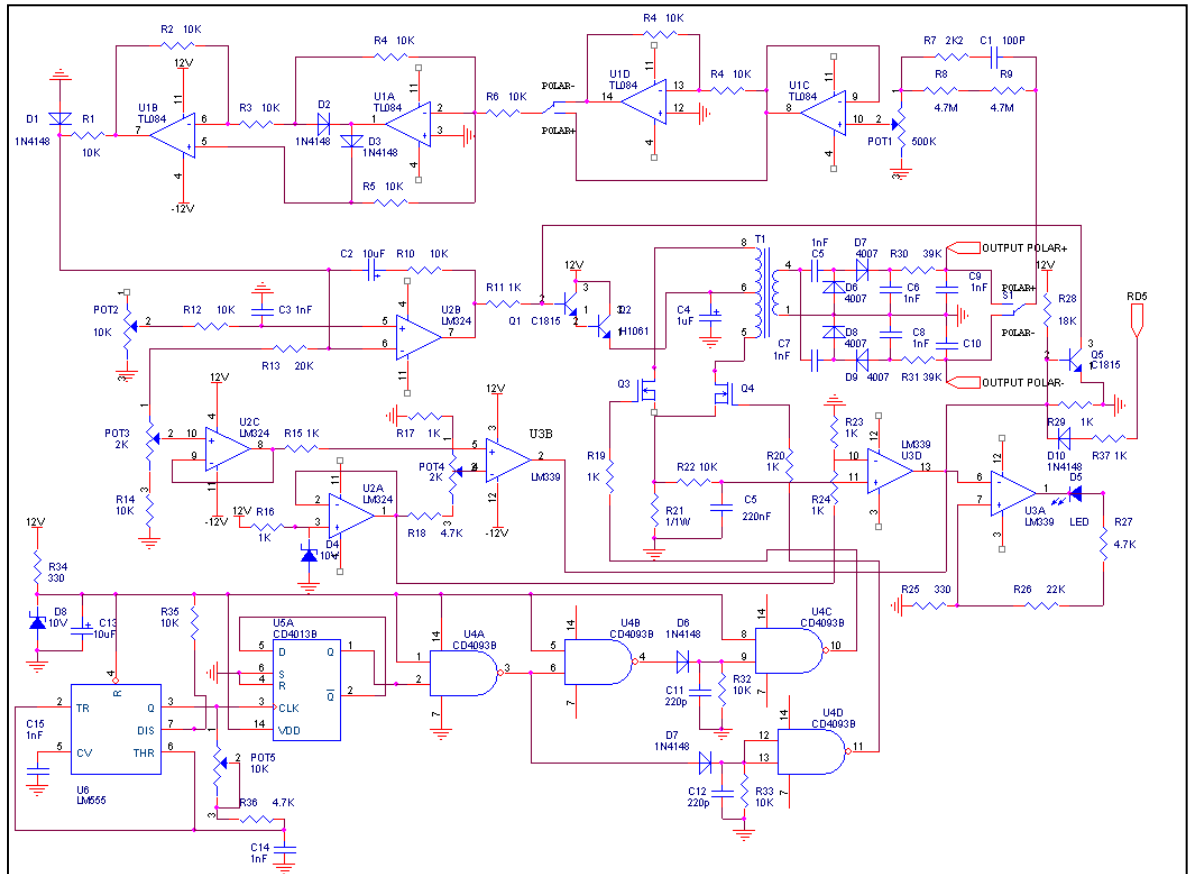
Khối bảo vệ: Gồm bảo vệ quá cao áp và bảo vệ quá dòng cho 2 MOSFET. Khối bảo vệ quá cao áp gồm: khuếch đại đệm U2C; khuếch đại so sánh U3B và transistor Q5. Khi điện áp cao áp lỗi ra cao quá mức qui định, lỗi ra U3B lên mức cao làm Q5 dẫn, kéo điện thế nuôi cho biến áp T1 về không, đồng thời LED D5 sáng báo có sự cố bảo vệ. Bảo vệ quá dòng cho MOSFET gồm:

điện trở lấy mẫu dòng R21; khuếch đại so sánh U3D.

Khi có hiện tượng quá dòng, lỗi ra U3D lên cao làm Q5 dẫn, kéo điện thế nuôi cho biến áp T1 về không.

Các đặc trưng kĩ thuật thiết kế khối nguồn cao áp:

- Điện áp ra từ 0V đến 2 kV trên 256 bước.
- Dòng cao áp cực đại là 10mA tại 2000V, có nghĩa công suất cực đại nguồn cao áp là 10VA.
- Đổi cực tính nguồn cao áp bằng bộ chuyển cơ khí.



Hình 5: Sơ đồ nguyên lý khối cao thế

2.4. Khối nguồn nuôi điện áp thấp

Sơ đồ nguyên lý trên hình 6. Khối nguồn nuôi điện áp thấp được xây dựng trên biến áp hạ áp T2 220VAC/15VAC, 15VAC, 40VA . Các linh kiện R38, R39, T3, C26, C27, C28

tạo thành bộ lọc điện lưới (line filter). Chính lưu 2 bán kì điện áp dương: D14; D15; C29. Ổn áp 12V, 5V nhờ IC U11 và U12. Chính lưu 2 bán kì điện áp âm: D16; D17; C30. Ổn áp -12V nhờ IC U13.

End if
End if

Giải thuật làm tròn phổ: Mỗi đoạn phổ ngắn có thể xem như một đa thức toán học. Giá trị của đa thức và đạo hàm của nó có thể xem như là hàm của số đếm trong mỗi kênh của phổ và cho bởi công thức sau:

$$Y_{n,m}(i) = \frac{1}{N_{n,m}} \sum_{k=-m}^m C_{k,n,m} y(i+k) \quad (2)$$

Với:

- $Y_{n,m}(i)$ là đạo hàm bậc n của phổ làm tròn tại kênh i;
- $y(i+k)$ là số đếm tại kênh thứ (i+k);
- $C_{k,n,m}$ và $N_{n,m}$ là các hằng số cho trong bảng (2);
- m liên hệ với số điểm làm tròn m' là: $m'=2m+1$
- Số điểm tối ưu dùng làm tròn phụ thuộc vào dạng cụ thể của vùng phổ đang xét.

r	n	m'	N _{n,m}	k								C _{k,n,m}	
				0	1	2	3	4	5	6	7		
2 3	0	5	35	17	12	-3							C _{k,n,m}
		7	21	7	6	3	-2						
		9	231	59	54	39	14	-21					
		11	429	89	84	69	44	9	-36				
		13	143	25	24	21	16	9	0	-11			
		15	1105	167	162	147	122	87	42	-13	-78		
2	1	5	10	0	1	2							C _{k,n,m}
		7	28	0	1	2	3						
		9	60	0	1	2	3	4					
		11	110	0	1	2	3	4	5				
		13	182	0	1	2	3	4	5	6			
		15	280	0	1	2	3	4	5	6	7		
3	1	5	12	0	8	-1							C _{k,n,m}
		7	252	0	58	67	-22						
		9	1188	0	126	193	142	-86					
		11	5148	0	296	503	532	294	-300				
		13	24024	0	832	1489	1796	1578	660	-1133			
		15	334152	0	7506	13843	17842	18334	14150	4121	-12922		
2 3	2	5	7	-2	-1								C _{k,n,m}
		7	42	-4	-3								
		9	462	-20	-17								
		11	429	-10	-9								
		13	1001	-14	-13								
		15	6188	-56	-53								

Bảng 2: Các hệ số N_{n,m} và C_{k,n,m}

Với r là bậc của đa thức làm khớp m'=2m+1. Ví dụ:

- Làm tròn cửa sổ 5 điểm, bậc 2: r = 2, n=0, m' = 5, ta có các hệ số làm tròn là: -3/35 = **-0.09**; 12/35 = **0.34**; 17/35 = **0.48**; 12/35 = **0.34**; -3/35 = **-0.09**

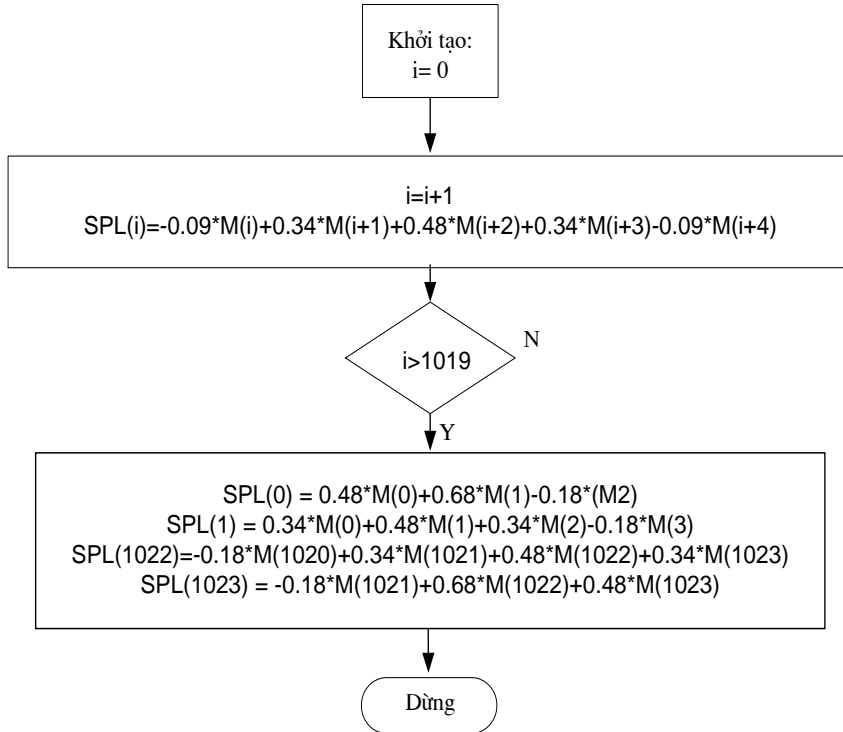
- Làm tròn cửa sổ 7 điểm, bậc 3: r = 3, n = 0, m' = 7, các hệ số làm tròn là: -2/21 =

-0.1; 3/21 = **0.14**; 6/21 = **0.29**; 7/21 = **0.33**; 6/21 = **0.29**; 3/21 = **0.14**; -2/21 = **-0.1**

- Làm tròn cửa sổ 9 điểm, bậc 3: r=3, n=0, m'=9, các hệ số làm tròn là:

- 21/231 = **-0.09**; 14/231 = **0.06**; 39/231 = **0.17**; 54/231 = **0.23**; 59/231 = **0.26**

- 54/231 = **0.23**; 39/231 = **0.17**; 14/231 = **0.06**; -21/231 = **-0.09**



Hình 7: Lưu đồ thuật toán làm tròn phổ

Giải thuật lấy tích phân số đếm và hiển thị miền lấy tích phân: Tích phân giữa 2 vị trí con trở là tổng các số đếm của các kênh giữa 2 vị trí con trở. Gọi vtt1 là kênh của con trở bên trái và gọi vtt2 là kênh của con trở bên phải, sau đây là đoạn mã nguồn lấy tích phân

```

' INTEGRAL: tích phân số đếm
For i=vtt1 to vtt2
    INTEGRAL=INTEGRAL+M(i)
Next
  
```

Hiển thị miền lấy tích phân bằng cách vẽ các đoạn thẳng từ điểm phổ xuống chân đồ thị, sau đây là đoạn mã nguồn hiển thị miền lấy tích phân

```

For i = Vtt1 To Vtt2
    Line3(i).X1 = Shape1(i).Left
    Line3(i).X2 = Shape1(i).Left
    Line3(i).Y1 = 5800 ' 5800 là chân đồ thị
    Line3(i).Y2 = 5800 - VScroll1.Value * M(i)
    Line3(i).Visible = True
Next
  
```

Giải thuật lấy diện tích hình thang:

Diện tích hình thang giữa 2 vị trí con trở

$$DTHT = \frac{M(vtt1) + M(vtt2)}{2} (vtt2 - vtt1 + 1) \quad (3)$$

Hiển thị diện tích hình thang:

```

' line4: đoạn thẳng nối giữa 2 con trở
Line4.X1 = Shape1(Vtt1).Left
Line4.X2 = Shape1(Vtt2).Left
Line4.Y1 = Shape1(Vtt1).Top
Line4.Y2 = Shape1(Vtt2).Top
Line4.Visible = True

' line3(Vtt1): đoạn thẳng nối từ chân đồ thị lên con trở 1
Line3(Vtt1).X1 = Shape1(Vtt1).Left
Line3(Vtt1).X2 = Shape1(Vtt1).Left
Line3(Vtt1).Y2 = Shape1(Vtt1).Top
Line3(Vtt1).Y1 = 5800
Line3(Vtt1).Visible = True

' line3(Vtt2): đoạn thẳng nối từ chân đồ thị lên con trở 2
Line3(Vtt2).X1 = Shape1(Vtt2).Left
Line3(Vtt2).X2 = Shape1(Vtt2).Left
Line3(Vtt2).Y2 = Shape1(Vtt2).Top
  
```

Line3(Vtt2).Y1 = 5800

Line3(Vtt2).Visible = True

Giải thuật chuẩn hóa năng lượng cho phổ:

Gọi x là vị trí kênh và E_i là năng lượng tại kênh x_i , ta được đường chuẩn năng lượng bậc n theo công thức sau:

$$E = a_n x^n + a_{n-1} x^{n-1} + \dots + a_1 x + a_0 \quad (4)$$

Tại điểm quan sát thứ nhất:

$$E_1 = a_n x_1^n + a_{n-1} x_2^{n-1} + \dots + a_1 x_1 + a_0$$

Tại điểm quan sát thứ hai:

$$E_2 = a_n x_2^n + a_{n-1} x_2^{n-1} + \dots + a_1 x_2 + a_0$$

...

Tại điểm quan sát thứ m :

$$E_m = a_n x_m^n + a_{n-1} x_m^{n-1} + \dots + a_1 x_m + a_0$$

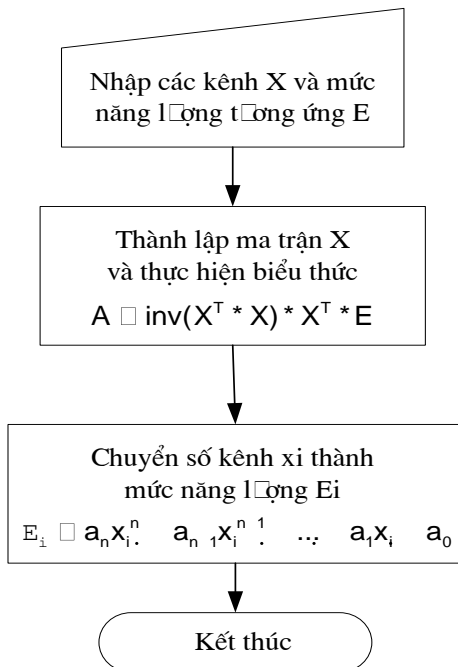
Đường chuẩn năng lượng được viết lại dưới dạng ma trận:

$$E = X * A \quad (5)$$

- X là ma trận $(m, n+1)$, m hàng, $n+1$ cột

- A , E là ma trận cột, m cột

Để tìm các hệ số a , ta giải các phương trình đại số (4)



Hình 8: Lưu đồ thuật toán chuẩn hóa năng lượng

$$X * A = E$$

Để hệ phương trình đại số là có nghiệm thì $m^3 \geq n + 1$

Nhân 2 vế phương trình trên với X^T (X^T là chuyển vị của X) từ bên trái, ta được:

$$X^T * X * A = X^T * E \quad (6)$$

Nhân 2 vế của phương trình (3.5) với $inv(X^T * X)$ (inv là hàm lấy nghịch đảo ma trận), ta được:

$$A = inv(X^T * X) * X^T * E \quad (7)$$

Ta dùng phương trình (7) để tính các hệ số a của hàm số xấp xỉ bằng đa thức.

2.6. Các kết quả

2.6.1. Các đặc trưng thiết kế khối khuếch đại phổ

- Điều chỉnh hệ số khuếch đại từ $x20-x130 / 256$ bước, tương ứng $26db-42db/256$ bước.

- Điều chỉnh hệ số khuếch đại bằng phần mềm trên máy tính.

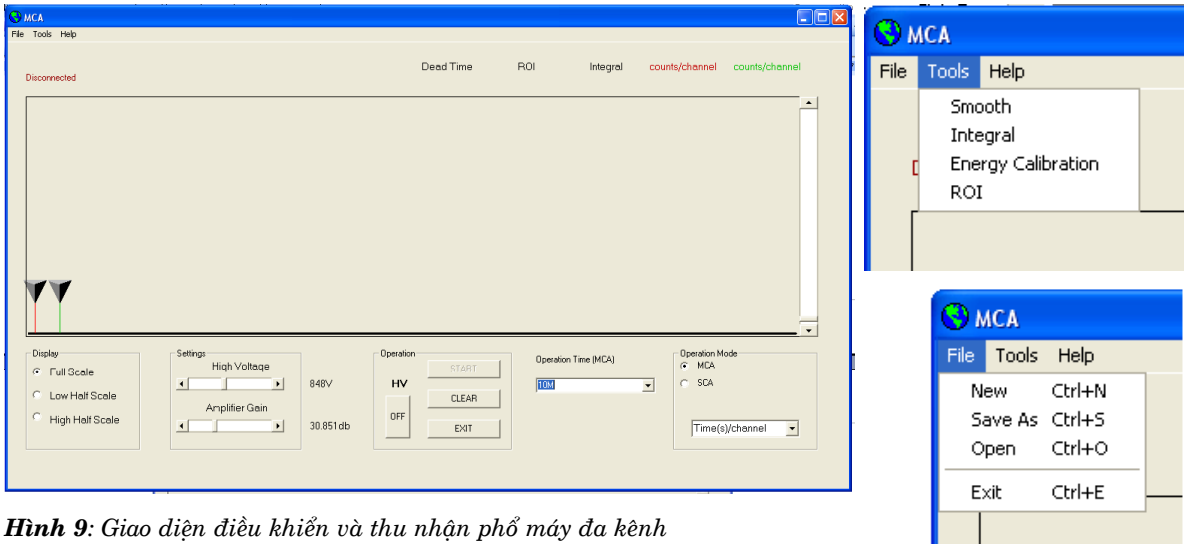
- Độ trôi mức zero nhỏ hơn $\pm 0.005\%/^{\circ}C$ trên toàn thang đo.

- Độ phi tuyến tích phân nhỏ hơn $\pm 0.05\%$ trên toàn thang đo.

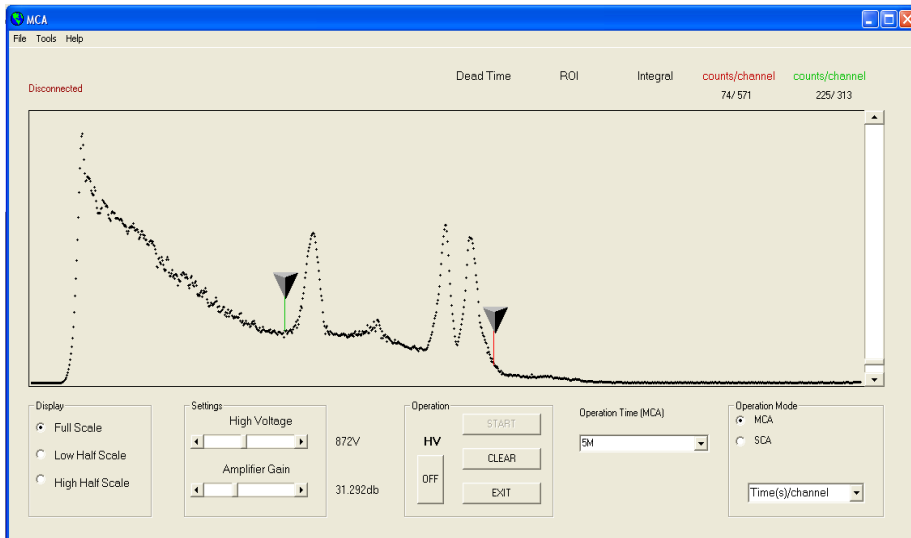
- Độ phi tuyến vi phân nhỏ hơn $\pm 0.8\%$ trên toàn thang đo.

2.6.2. Các kết quả đo và thu nhận phổ:

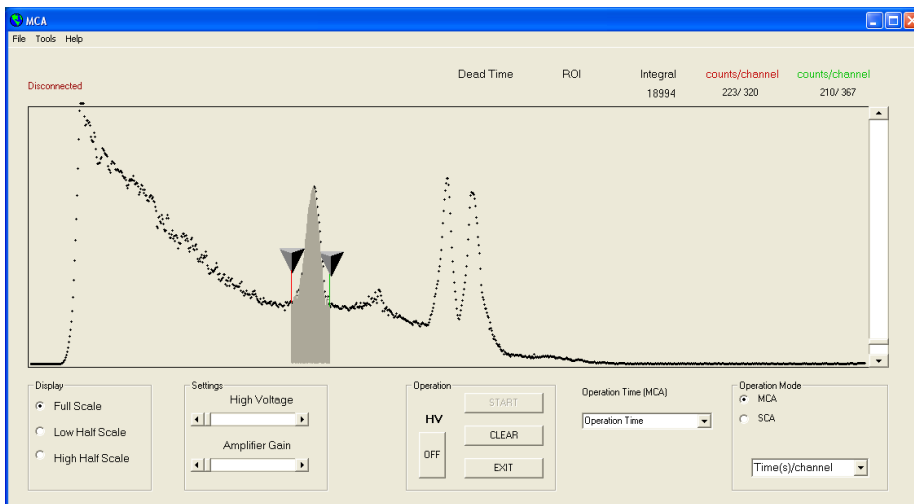
Giao diện đồ họa điều khiển máy phân tích đa kênh trên máy vi tính được thiết kế với các tính năng điều khiển cao áp; điều khiển hệ số khuếch đại; đặt thời gian đo; hiển thị thời gian đo; hiển thị phổ với các mode hiển thị: toàn giải (Fullcale), nửa giải cao (High Half Scale), nửa giải thấp (low Half Scale). Hai con trỏ cho biết số đếm / số kênh (Counts/channel) hoặc số đếm/mức năng lượng (Counts/keV). Ngoài ra còn thiết kế các công cụ tiện ích như: tính tích phân giữa 2 vị trí con trỏ; diện tích hình thang giữa 2 vị trí con trỏ; công cụ chuẩn năng lượng.



Hình 9: Giao diện điều khiển và thu nhận phổ máy đa kênh

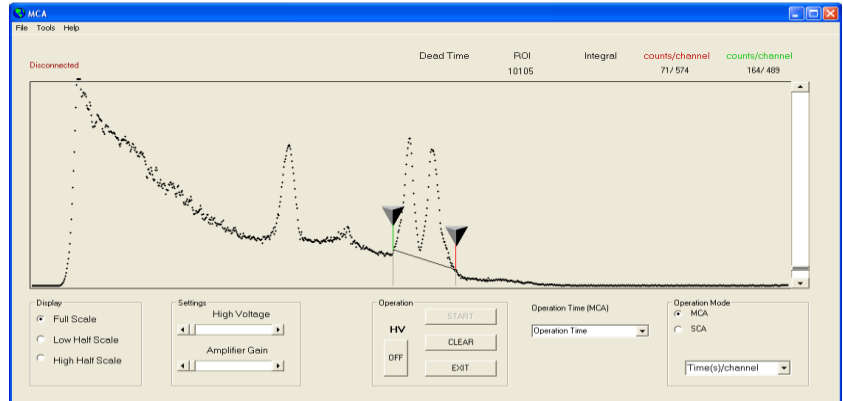


Hình 10: Phổ Cs-137 (đỉnh bên trái) và Co-60 (hai đỉnh bên phải) được đo với thời gian 5 phút

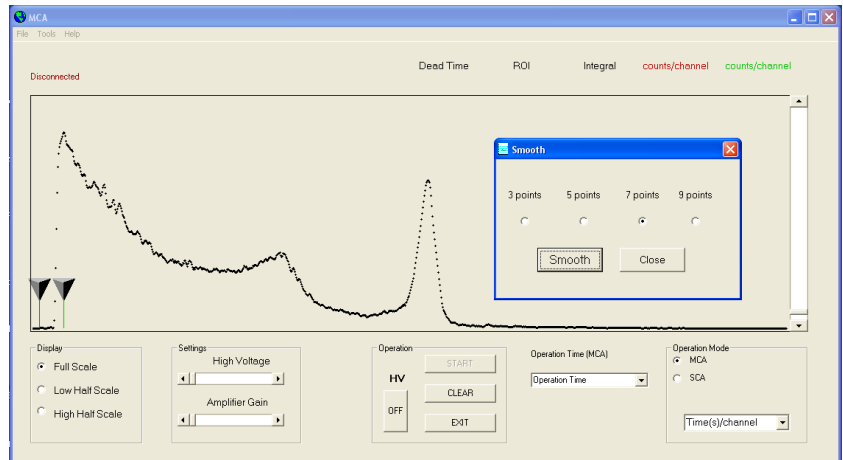


Hình 11: Tính năng tính tích phân giữa 2 con trỏ (phần tô xám)

Hình 12: Tính năng tính diện tích hình thang giữa 2 con trỏ



Hình 13: Phổ CS-137 đã làm trơn 1 lần với cửa số 3 điểm



Energy Calibration

D:\WBW\otk\chuan3.eng

	Channel	Energy, KeV	Approximations	deviations	Coefficients	
point 1	336	1132.11	1132.1100	75.03e-13	-2871.8340	ECOFFSET
point 2	356	1370.44	1370.4400	72.76e-13	11.9165	ECSLOPE
point 3						ECQUAD
point 4						ECALFACT
point 5						
point 6						
point 7						
point 8						
point 9						
point 10						

Calibration Close

Hình 14: Công cụ chuẩn hóa năng lượng cho phổ



Hình 15: Hình ảnh bên trong và bên ngoài máy phân tích đa kênh đã thiết kế và chế tạo

3. Kết luận

- Máy phân tích đa kênh (1024 kênh) được thiết kế với các đặc trưng căn bản cho thấy tương đương với các đặc trưng của máy

phân tích đa kênh Series 30 của CANBERRA.

- Máy có thể sử dụng cho sinh viên tại các phòng thí nghiệm vật lý hạt nhân.

*

DESIGNING AND PRODUCING THE MULTI-CHANNEL ANALYSING MACHINE COMBING COMPUTERS THROUGH USB GATE

Nguyen Van Son

Thu Dau Mot University

ABSTRACT

This paper introduces the design of hardware and software algorithms multichannel analyzer connected with computer via USB port that is a feasible and inexpensive to manufacture multi-channel analyzer. Hardware: Design and fabrication of functional blocks of multi-channel analyzer includes: spectral amplifier; ADC control; high-voltage power supply; USB interface; low voltage power supply. The software consists of a control algorithm and data acquisition computer and the essential tools of multi-channel analyzer. The basic specifications of manufactured multi-channel analyzer were measured: The energy resolution is less than 39keV at peak Cs-137 664 KeV using CANBERRA Bicron model 302-2x2 scintillation detector; The peak drift is less than $\pm 0.01\%/^{\circ}\text{C}$ of full scale; The integral nonlinearity is less than $\pm 0.05\%$ over total output range; The differential nonlinearity is less than ± 3.4 over total output range. For technical characteristics mentioned above, the machine was designed and built can be used by students to practice nuclear physics.

TÀI LIỆU THAM KHẢO

- [1]. Datasheet PIC18F4550 tại <http://WWW.MICROCHIP.COM>.
- [2]. Jan Axelson (2005), *USB Complete (3th Edition)*, Lakeview Reasearch LLC, Madison.
- [3]. Genie-2000 Spectroscopy System, Canberra Industries.
- [4]. Các tài liệu tại <http://www.canberra.com>.
- [5]. Kenneth L. Short, *Microprocessors and Programmed Logic*, Prentice-Hall, INC, Englewood Cliffs, New Jersey 07632.
- [6]. Analog to digital converter 7070-CANBERRA.
- [7]. Analog to digital converter 8075-CANBERRA.
- [8]. SPECTROSCOPE AMPLIFIER 2021-CANBERRA.
- [9]. Bùi Quang Khánh (2009), *Xử lý phổ gamma bằng thuật toán di truyền*, luận văn thạc sĩ vật lý Trường Đại học Khoa học Tự nhiên – Đại học Quốc gia TP HCM.
- [10]. Đỗ Công Khanh, Nguyễn Minh Hằng, Ngô Thu Lương (2004), *Toán cao cấp – Đại số tuyến tính*, NXB Đại học Quốc gia TP HCM.
- [11]. Millman-Halkias (1972), *Integrated Electronics: Analog and Digital Circuits and Systems*, McGRAW-HILL.