

IMPROVED THE QUALITY OF THE TRANSMITTER INTERNAL CALIBRATION OF DIGITAL PHASED ARRAY ANTENNA SYSTEM

Tran Viet Hung*, Bui Quy Thang, Hoang Minh Thien, Pham Viet Anh, Trinh Dinh Linh

Le Quy Don Technical University

ARTICLE INFO		ABSTRACT
Received:	29/5/2023	This paper proposes a solution to improve the quality of transmitters calibration of the digital phased array antenna system in real-time. The internal calibration method is a widely studied and applied method to achieve real-time in calibration. However, the method has a major limitation, which is signal leakage in the module, which causes large errors in calibration. The article proposes a solution to overcome the above limitation in transmitter calibration. It is to delay the extracted calibration signal at the output of the transmitter module by the "delay-line". With this solution, the correlation between the calibration signal and the leakage signal will be significantly reduced, thereby reducing the error of the measurement. The effectiveness of the proposal is analyzed on the basis of theory and demonstrated through simulation. With a sufficiently large delay selection, the simulation results with the BPSK (Binary Phase Shift Keying) sequence of length 1000, show that the correlation of the two signals is reduced by about 31.6 times, corresponding to the isolation level of the two signals increasing by 30 dBc.
Revised:	25/7/2023	
Published:	25/7/2023	
KEYWORDS		
Phased array antenna		
Internal calibration		
Calibration signal		
Delay-line		
Signal correlation		

NÂNG CAO CHẤT LƯỢNG HIỆU CHUẨN NỘI KÊNH PHÁT CỦA HỆ THỐNG ĂNG TEN MẠNG PHA SỐ

Trần Việt Hùng*, Bùi Quý Thắng, Hoàng Minh Thiện, Phạm Việt Anh, Trịnh Đình Linh

Trường Đại học Kỹ thuật Lê Quý Đôn

THÔNG TIN BÀI BÁO		TÓM TẮT
Ngày nhận bài:	29/5/2023	Bài báo này đề xuất giải pháp nâng cao chất lượng hiệu chuẩn các kênh phát của hệ thống ăng ten mạng pha số trong thời gian thực. Phương pháp hiệu chuẩn nội là phương pháp đã được nghiên cứu và ứng dụng phổ biến để đáp ứng tính thời gian thực trong hiệu chuẩn. Tuy nhiên phương pháp có hạn chế lớn, đó là hiện tượng rò tín hiệu trong mô-đun và điều này gây ra sai số lớn trong hiệu chuẩn. Bài báo đề xuất giải pháp khắc phục hạn chế trên trong hiệu chuẩn kênh phát. Đó là giữ chậm tín hiệu hiệu chuẩn được trích xuất ở đầu ra của mô-đun phát bằng "đường trễ tín hiệu". Với giải pháp này, mối tương quan giữa tín hiệu hiệu chuẩn và tín hiệu rò sẽ bị suy giảm đáng kể, từ đó làm giảm sai số của phép đo. Hiệu quả của đề xuất được phân tích trên cơ sở lý thuyết và minh chứng qua mô phỏng. Với cách lựa chọn độ trễ đủ lớn, kết quả mô phỏng với chuỗi mã dịch pha nhị phân BPSK có 1000 giá trị, cho thấy mối tương quan của hai tín hiệu giảm xấp xỉ 31,6 lần, tương ứng với mức cách ly của hai tín hiệu tăng lên 30 dBc.
Ngày hoàn thiện:	25/7/2023	
Ngày đăng:	25/7/2023	
TỪ KHÓA		
Ăng ten mạng pha		
Hiệu chuẩn nội		
Tín hiệu hiệu chuẩn		
Đường trễ tín hiệu		
Tương quan tín hiệu		

DOI: <https://doi.org/10.34238/tnu-jst.8032>

* Corresponding author. Email: hung.isi@lqdtu.edu.vn

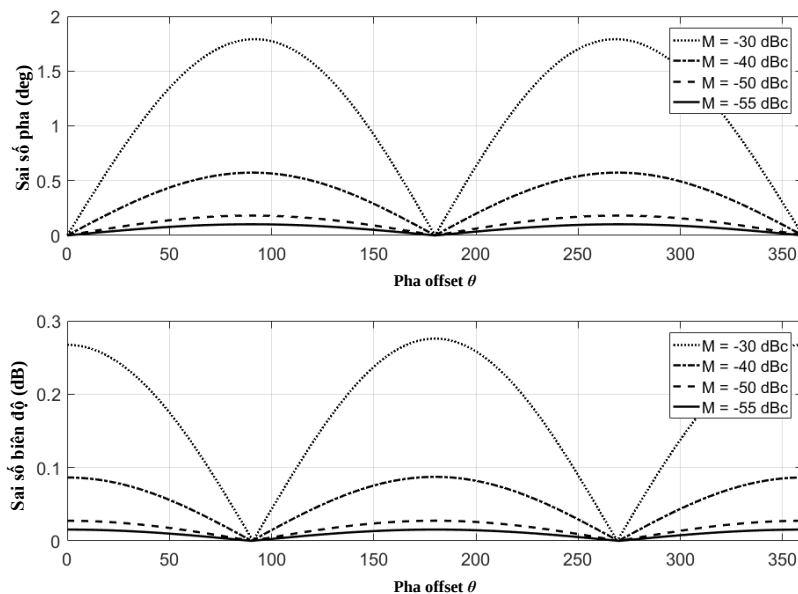
1. Giới thiệu

Hiệu chuẩn các hệ thống ăng ten mạng pha nói chung, ăng ten mảng pha số (AMPS) nói riêng khi hệ thống được đưa vào sử dụng là yêu cầu cấp thiết [1], [2]. Các mô-đun thu phát (MĐTP) được sử dụng trong các hệ thống AMPS thường có mật độ tích hợp rất cao, vì vậy các tham số pha và biên độ của chúng luôn thay đổi, ngay cả trong quá trình hoạt động [3]. Với yêu cầu cao về độ chính xác, hiệu chuẩn cần phải được thực hiện thường xuyên ngay trong quá trình hoạt động, đó gọi là "*hiệu chuẩn thời gian thực*" [3]. Phương pháp hiệu chuẩn nội - đó là giải pháp xây dựng hệ hiệu chuẩn tích hợp vào các MĐTP đang được sử dụng rộng rãi hiện nay [4], [5]. Phương pháp này có những ưu điểm như độ chính xác cao, chi phí hợp lý, đơn giản hơn trong thử nghiệm [6]-[9]. Tuy nhiên, phương pháp này có nhược điểm là hiện tượng rò tín hiệu trong mô-đun, từ đó gây ra sai số lớn trong hiệu chuẩn [6]. Vì vậy, mô-đun cần có khả năng cách ly cao giữa các đường tín hiệu. Với các MĐTP có mật độ tích hợp cao, khi thiết kế mô-đun cần phải phân vùng, cách ly tín hiệu và cần quá trình thử nghiệm nghiêm ngặt [6], [10].

Tín hiệu rò chính là tín hiệu hiệu chuẩn (tín hiệu cần đo) nhưng đi theo các đường không mong muốn tác động trở lại vào đường đi tín hiệu cần đo, gây ra nhiễu (gọi là "nhiễu rò") [6], [11]. Không giống như nhiễu tạp ngẫu nhiên, sai số do nhiễu rò gây ra không thể giảm bằng cách lấy trung bình qua các phép đo [6]. Biểu thức toán học của tín hiệu trên đường hiệu chuẩn có nhiễu rò ký hiệu là $S_{nh}(n)$, được biểu diễn như sau [11]:

$$S_{nh}(n) = (1 + Me^{j\theta})S(n) \quad (1)$$

trong đó, $S(n)$ là chuỗi mẫu tín hiệu cần đo, n là chỉ số lấy mẫu, M và θ tương ứng là biên độ (mức cách ly) và lệch pha offset của nhiễu rò so với tín hiệu cần đo.



Hình 1. Sai số pha và biên độ do nhiễu rò

Sai số pha và biên độ do nhiễu rò theo (1) thể hiện trên hình 1 với các mức $M = -30 \div -55$ dBc, $\theta = 0^\circ \div 360^\circ$. Như trong [6], [11] đã chỉ rõ, với yêu cầu độ chính xác cao trong hiệu chuẩn, ta cần đảm bảo mức cách ly lớn hơn 55 dBc. Đây là yêu cầu khó khăn với những MĐTP có kích thước nhỏ, mật độ tích hợp cao [12], [13].

Trong bài báo này, chúng tôi đề xuất giải pháp mới để khắc phục hạn chế trên trong hiệu chuẩn các mô-đun phát. Giải pháp đó là giữ chậm tín hiệu cần đo sau khi được trích xuất ở đầu ra mô-đun phát một cách hợp lý. Với giải pháp này, mối tương quan giữa nhiễu rò và tín hiệu cần

đo sẽ bị suy giảm đáng kể, từ đó làm giảm sai số của phép đo. Phần 2 sẽ phân tích chi tiết hiện tượng nhiễu rò và trình bày giải pháp như đề xuất ở trên. Phần 3 minh chứng giải pháp đề xuất qua ước lượng lý thuyết và mô phỏng. Và phần cuối cùng là kết luận.

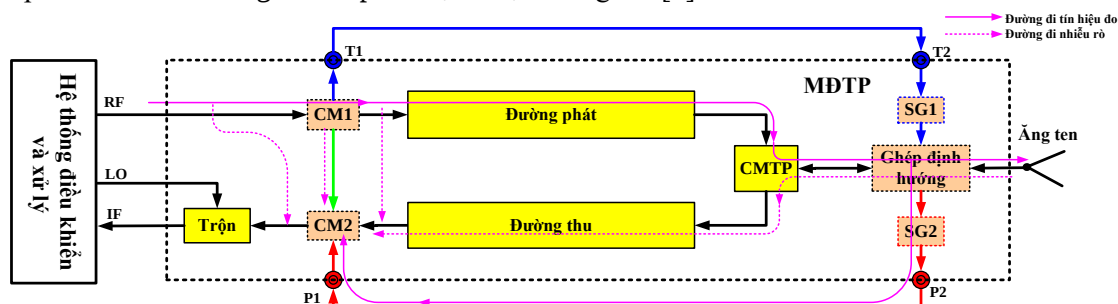
2. Phương pháp nghiên cứu

Phương pháp nghiên cứu dựa trên đặc điểm lý thuyết của trường điện từ, đặc điểm kỹ thuật thực tế của hiện tượng rò tín hiệu trong các mô-đun qua việc nghiên cứu các tài liệu khoa học về hiện tượng này trong hiệu chuẩn nội các mô-đun thu phát sử dụng trong mảng pha số. Từ đó đề xuất giải pháp đơn giản, tiết kiệm chi phí và thời gian thử nghiệm hơn, có thể sử dụng cho một số ứng dụng cụ thể. Giải pháp đề xuất được minh chứng qua lý thuyết và mô phỏng.

2.1. Phân tích hiện tượng rò tín hiệu khi hiệu chuẩn phát

Cấu trúc cơ bản của một MĐTP tích hợp hệ con hiệu chuẩn nội được thể hiện trên hình 2. Trong đó, các khối vẽ nét đứt như các phần tử chuyển mạch CM, mạch ghép định hướng, phần tử suy giảm SG được thêm vào so với các MĐTP thông thường để thực hiện quy trình hiệu chuẩn nội, với đường hiệu chuẩn thu màu xanh lam, hiệu chuẩn phát màu đỏ, hiệu chuẩn ‘bypass’ màu xanh lá (dùng để hiệu chuẩn đầu đo phát, xung nhịp lấy mẫu cho ADC) [11], [14]. Như đã trình bày, bài báo này tập trung phân tích giải pháp ở chế độ phát - hiệu chuẩn với đường đi của tín hiệu cần đo (màu hồng nét liền) và các tín hiệu rò (màu hồng nét đứt) được thể hiện trên hình 2.

Theo hình vẽ, nhiễu rò tuyến phát có thể phân chia thành hai nhóm. Nhóm thứ nhất là nhiễu rò tác động vào đầu ra đường thu cao tần trước khi vào bộ trộn, loại này thường đi theo các chuyển mạch CM1-2, hiện tượng cảm ứng tín hiệu trong mô-đun. Nhóm thứ hai là nhiễu rò tác động trực tiếp vào đầu vào đường thu do phản xạ trở lại từ ăng ten [6].



Hình 2. Cấu trúc MĐTP với đường đi tín hiệu đo trong chế độ phát – hiệu chuẩn

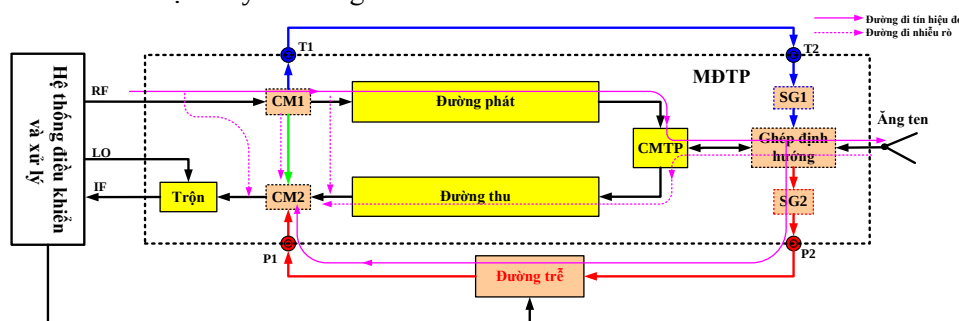
Với hai nhóm nhiễu rò này, để đáp ứng yêu cầu cách ly cao, có thể có các giải pháp như: sử dụng các chuyển mạch có mức cách ly lớn, sử dụng thêm các bộ suy giảm có điều khiển, tăng khoảng cách không gian giữa các linh kiện và làm vách ngăn giữa các đường tín hiệu trong mô-đun [6], [10], [11]. Với những mô-đun sử dụng trong mảng pha số có mật độ tích hợp cao, kích thước nhỏ thì để đáp ứng yêu cầu trên là rất khó khăn, đồng thời sẽ tăng chi phí và tính phức tạp trong thiết kế [11].

Như vậy, từ những phân tích trên cho thấy để đạt được yêu cầu cách ly cao trong hiệu chuẩn nội, việc thiết kế cấu trúc MĐTP gặp nhiều khó khăn, tăng chi phí và thời gian thử nghiệm. Vì vậy chúng tôi đề xuất giải pháp để khắc phục hạn chế trên trong chế độ hiệu chuẩn phát.

2.2. Đề xuất giải pháp khắc phục hiện tượng nhiễu rò

Như đã trình bày, nhiễu rò có tính tương quan với tín hiệu cần đo nên không thể làm suy giảm khi lấy trung bình qua các lần đo [6]. Cũng chính vì lý do đó, giải pháp được đề xuất ở đây chính là làm suy giảm tính tương quan đó. Theo [15], mối tương quan của hai tín hiệu phụ thuộc vào sự giống nhau theo thời gian giữa chúng. Từ đó bài báo đề xuất giải pháp đó là mắc thêm “đường trễ

tín hiệu” (delay-line) trên đường đi của tín hiệu cần đo sau khi được trích xuất ở đầu ra mô-đun phát. Sơ đồ hình 2 được thay thế bằng sơ đồ hình 3 như sau:



Hình 3. Đường đi hiệu chuẩn phát được mắc thêm “đường trễ tín hiệu”

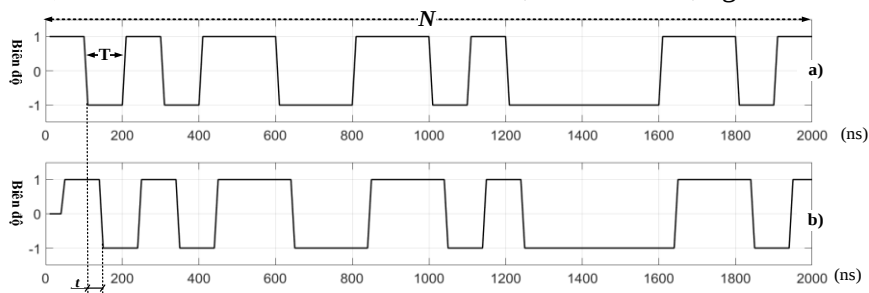
Với việc mắc thêm “đường trễ tín hiệu” (sau đây gọi là đường trễ) thì tín hiệu rõ và tín hiệu cần đo bị sai lệch về thời gian, theo lý thuyết tương quan tín hiệu nếu độ sai lệch càng lớn thì mối tương quan giữa chúng càng giảm [15].

Đường trễ là phần tử phổ biến trong nhiều ứng dụng xung, khi tín hiệu cần phải trễ một khoảng thời gian nhất định. Đường trễ là phần tử thụ động, có chức năng chính là làm trễ tín hiệu theo yêu cầu mà không làm méo dạng tín hiệu trong dải tần hoạt động. Do vậy hai tham số chính của đường trễ là mức suy giảm A và thời gian trễ t . Ta có hàm truyền giữa tín hiệu đầu vào $x(n)$ và đầu ra $y(n)$ như sau: $y(n) = A \cdot x(n-t)$. Thực tế để đơn giản, mức suy giảm A có thể tính vào tổn hao đường truyền nên ta có thể coi $A=1$. Độ trễ t có thể đạt được từ vài ns đến vài trăm μs [16]. Tùy vào từng cấu trúc tín hiệu mà ta có thể lựa chọn độ trễ cho phù hợp. Phần tiếp theo sẽ minh chứng cho giải pháp đã đề xuất ở trên.

3. Kiểm nghiệm kết quả và đánh giá

3.1. Ước lượng hệ số tương quan khi tín hiệu bị trễ

Trong bài báo này, chúng tôi sử dụng loại tín hiệu trải phổ thông dụng được sử dụng phổ biến trong các hệ thống thông tin và ra đa. Đó là tín hiệu trải phổ được điều chế dịch pha nhị phân - BPSK (Binary Phase Shift Keying). Đây được coi là chuỗi tín hiệu giả tạp với pha dịch ngẫu nhiên $180^\circ (\pm 90^\circ)$ với hai mức biên độ chuẩn hóa tương ứng ± 1 [17]. Gọi thời gian dịch pha ngẫu nhiên là T , thì độ rộng phổ tín hiệu bằng $1/T$. Hình 4.a dưới đây minh họa chuỗi tín hiệu mã BPSK có độ dài N , với $T = 100ns$. Hình 4.b là chuỗi tín hiệu hình 4.a được giữ trễ $t=50ns$.



Hình 4. Minh họa tín hiệu BPSK bị trễ chậm

Với dạng tín hiệu mã BPSK, khi thời gian trễ t lớn hơn thời gian chuyển pha T thì có thể coi là hai chuỗi tín hiệu khác nhau (gần như không tương quan), vậy gọi T là "khoảng tương quan". Như vậy chuỗi mã trên hình 4.a và 4.b là khác nhau khi $t > T$. Với dạng tín hiệu mã BPSK, hệ số tương quan của chúng được ước lượng như sau:

Xét hai chuỗi mã có độ dài N , được chuẩn hóa biên độ là ± 1 như trên hình 4: $S_1(n)$ và $S_2(n)$, với $S_2(n)$ là chuỗi mã $S_1(n)$ được giữ trễ bởi đường trễ với thời gian trễ t , $S_2(n) = S_1(n-t)$.

Theo [15], hệ số tương quan hai chuỗi tín hiệu $S_1(n)$ và $S_2(n)$ được tính toán như sau:

$$r_{S_1 S_2} = \frac{\sum_{n=1}^N (S_1(n) - \bar{S}_1)(S_2(n) - \bar{S}_2)}{\sqrt{\sum_{n=1}^N (S_1(n) - \bar{S}_1)^2} \sqrt{\sum_{n=1}^N (S_2(n) - \bar{S}_2)^2}} \quad (2)$$

Mã BPSK được điều chế mã pha ngẫu nhiên, vậy kỳ vọng của chúng được ước lượng là:

$$\bar{S}_1 \approx 0, \bar{S}_2 \approx 0 \quad (3)$$

Thay (3) vào (2) ta có:

$$r_{S_1 S_2} \approx \frac{\sum_{n=1}^N (S_1(n) S_2(n))}{\sqrt{\sum_{n=1}^N (S_1(n))^2} \sqrt{\sum_{n=1}^N (S_2(n))^2}} \quad (4)$$

Với dạng chuỗi mã như trên ta có:

$$\sqrt{\sum_{n=1}^N (S_1(n))^2} \sqrt{\sum_{n=1}^N (S_2(n))^2} \approx \sqrt{N} \cdot \sqrt{N} = N \quad (5)$$

Như đã phân tích, với $t > T$ thì $r_{S_1 S_2} \approx 0$. Với $t \leq T$, thay (5) vào (4), ta có:

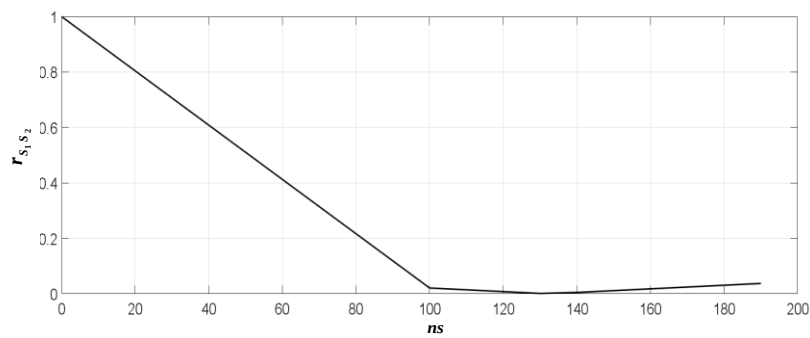
$$r_{S_1 S_2} \approx \frac{N \cdot ((T-t)/T)}{N} = 1 - \frac{t}{T} \quad (6)$$

Như vậy, áp dụng vào đề xuất trên, ta có hệ số tương quan giữa tín hiệu rõ và tín hiệu cần đo có thể giảm xuống khá nhỏ ($r_{S_1 S_2} \rightarrow 0$ khi $t \rightarrow T$). Điều này sẽ làm giảm sai số hiệu chuẩn, cũng như giảm yêu cầu về cách ly cao giữa các đường tín hiệu trong mô-đun. Phần tiếp theo sẽ mô phỏng để kiểm chứng biểu thức ước lượng (6) trên.

3.2. Mô phỏng hệ số tương quan khi tín hiệu bị trễ

Việc tính toán hệ số tương quan của hai tín hiệu được mô phỏng với biểu thức tính (2) như sau: Tạo chuỗi tín hiệu mã BPSK có độ dài $N = 1000$, với $T = 100\text{ns}$; chuỗi tín hiệu trễ lần lượt chọn trong khoảng $t = 0 \div 200$ (ns). Với mỗi giá trị độ trễ, tính hệ số tương quan $r_{S_1 S_2}$ theo biểu thức (2). Kết quả mô phỏng được thể hiện trên hình 5, cho thấy biểu thức (6) ước lượng theo lý thuyết là tương đối chính xác. Tuy nhiên ta thấy giá trị $r_{S_1 S_2}$ chỉ gần bằng không khi $t > T$. Điều này là hoàn toàn chính xác bởi hai chuỗi mã BPSK khác nhau có độ dài N thì hệ số tương quan của chúng xấp xỉ $1/\sqrt{N}$. Như vậy, chuỗi mã càng lớn thì hệ số tương quan của chúng càng giảm. Từ đó, biểu thức hệ số tương quan được ước lượng như sau:

$$r_{S_1 S_2} \approx \begin{cases} 1 - \frac{t}{T}, & \text{khi } t < T \\ 1/\sqrt{N}, & \text{khi } t \geq T \end{cases} \quad (7)$$

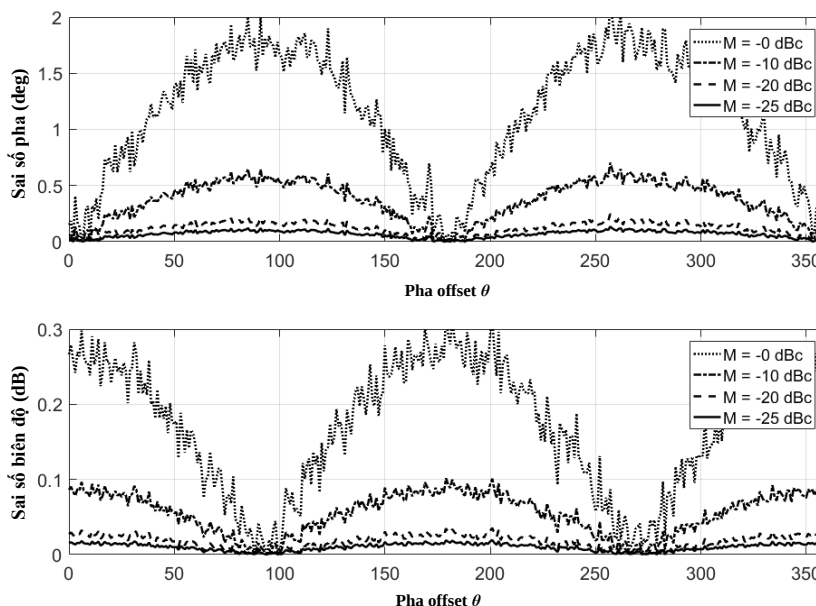


Hình 5. Hệ số tương quan của hai tín hiệu khi bị trễ

3.3. Đánh giá

Đề xuất trên đã được minh chứng qua lý thuyết và mô phỏng. Kết quả cho thấy hệ số tương quan của tín hiệu rò và tín hiệu cần đo giảm đáng kể, với tín hiệu mã BPSK cho thấy khi độ trễ t lớn hơn khoảng tương quan T (chu kỳ dịch pha) thì hệ số tương quan $r_{s_1s_2}$ giảm xấp xỉ $1/\sqrt{N}$. Điều này tương đương với khả năng cách ly của hai tín hiệu được nâng cao, ví dụ với chuỗi mã có độ dài $N = 1000$, ta có $r_{s_1s_2} \approx 1/31,6$, như vậy mức cách ly hai tín hiệu tăng lên $\approx 20 \cdot \lg(1/r_{s_1s_2}) = 30$ dBc. Kết quả này sẽ làm giảm đáng kể sai số phép đo, điều này được kiểm chứng qua mô phỏng khi đo sai pha và biên độ thể hiện trên hình 6 dưới đây.

Kết quả mô phỏng trên hình 6 được thực hiện với chuỗi mã BPSK có độ dài 1000, chu kỳ dịch pha $T = 100$ ns, đường trễ có thời gian trễ $t = 100$ ns.



Hình 6. Sai số pha và biên độ do nhiễu rò theo giải pháp đề xuất

Hình 6 là sai số các phép đo được thực hiện ở các mức cách ly $M = 0, -10, -20, -25$ dBc, so sánh với hình 1 ta thấy nó tương đương với các mức cách ly $M = -30, -40, -50, -55$ dBc. Vậy giải pháp đề xuất với cấu trúc tín hiệu nêu trên giảm được yêu cầu cách ly cao 30 dBc (từ -55 dBc giảm xuống còn -25 dBc) so với giải pháp đã nêu [6].

4. Kết luận

Giải pháp sử dụng đường trễ trong hiệu chuẩn đã cải thiện đáng kể chất lượng đo pha/biên độ. Từ đó làm giảm yêu cầu cách ly cao trong mô-đun, nó có ý nghĩa thiết thực khi cần giảm tính phức tạp trong thiết kế các mô-đun có mức độ tích hợp cao. Giải pháp đề xuất không ảnh hưởng nhiều đến cấu trúc mô-đun và đơn giản khi áp dụng vào thực tế. Tuy nhiên, với giải pháp đề xuất, tùy từng ứng dụng cụ thể mà ta lựa chọn các đường trễ có cấu trúc, kích thước và tham số phù hợp để thuận tiện trong việc tích hợp và điều khiển.

Bài báo mới chỉ mô phỏng cụ thể cho tín hiệu chuỗi mã BPSK, trong các nghiên cứu tiếp theo chúng tôi sẽ đánh giá về các loại tín hiệu mã trải phổ khác. Tuy nhiên với lý thuyết tương quan, giải pháp đề xuất đã chỉ ra được tính hiệu quả của nó.

TÀI LIỆU THAM KHẢO/ REFERENCES

- [1] S. H. Talisa, K. W. O'Haver, T. M. Comberiate, M. D. Sharp, and O. F. Somerlock, "Benefits of Digital Phased Array Radars," in *Proceedings of the IEEE*, vol. 104, no. 3, pp. 530-543, March 2016.
- [2] I. Seker, "Calibration methods for phased array radars," *Proc. SPIE 8714, Radar Sensor Technology XVII*, Maryland, 2013, pp. 1-16.
- [3] D. Kim, S. Park, T. Kim, L. Minz, and S. Park, "Fully Digital Beamforming Receiver With a Real-Time Calibration for 5G Mobile Communication," *IEEE Transactions on Antennas and Propagation*, vol. 67, no. 6, pp. 3809-3819, 2019.
- [4] J. P. Kroll, M. Younis, and G. Krieger, "Instrument Error Model for Internal Calibration," *2020 German Microwave Conference (GeMiC)*, Germany, 2020, pp. 196-199.
- [5] J. Reimann, "Technique for Concurrent Internal Calibration during Data Acquisition for SAR Systems," *Remote Sensing*, vol. 12, no. 11, 2020, Art. no. 1773, doi: 10.3390/rs12111773.
- [6] S. J. Horst, J. P. Hoffman, D. Perkovic-Martin, and S. Shaffer, "Implementation of RF circuitry for real-time digital beam-forming SAR calibration schemes," *IET International Conference on Radar Systems*, Glas, 2012, pp. 1-6.
- [7] J. P. Hoffman, S. Horst, D. Perkovic, S. Shaffer, H. Ghaemi, and L. Veilleux, "Advances in digital calibration techniques enabling real-time beamforming SweepSAR architectures," *IEEE Aerospace Conference*, USA, 2013, pp. 1-9.
- [8] J. P. Hoffman, L. Veilleux, D. Perkovic, E. Peral, and S. Shaffer, "Digital calibration of TR modules for real-time digital beamforming SweepSAR architectures," *IEEE Aerospace Conference*, USA, 2012, pp. 1-8.
- [9] J. P. Hoffman, S. Horst, L. Veilleux, H. Ghaemi, and S. Shaffer, "Digital calibration system enabling real-time on-orbit beamforming," *IEEE Aerospace Conference*, USA, 2014, pp. 1-11.
- [10] T. Thrivikraman, S. Horst, D. Price, J. Hoffman, and L. Veilleux, "A compact two-stage 120W GaN high power amplifier for SweepSAR radar systems," *IEEE Aerospace Conference*, USA, 2014, pp. 1-10.
- [11] V. H. Tran, H. N. Nguyen, M. T. Hoang, and V. A. Pham, "Solutions to reduce the correlation between leakage signal with calibration signal in the internal calibration of the digital phased array antenna system," *Journal of Military Science and Technology*, no. 75, pp. 30-35, 2021.
- [12] C. Fulton, M. Yeary, D. Thompson, J. Lake, and A. Mitchell, "Digital Phased Arrays: Challenges and Opportunities," *Proceedings of the IEEE*, vol. 104, no. 3, pp. 487-503, 2016.
- [13] M. Longbrake, J. Buck, P. Buxa, T. Dalrymple, J. McCann, and R. Neidhard, "Digital beamforming using highly integrated receiver-on-chip modules," *IEEE International Symposium on Phased Array Systems and Technology*, USA, 2010, pp. 196-201.
- [14] H. V. Tran and T. M. Hoang, "A real-time internal calibration method for radar systems using digital phased array antennas," *7th EAI International Conference (INISCOM 2021)*, Hanoi, Vietnam, 2021, pp. 88-103.
- [15] S. Watanabe and J. V. Prokhorov, *Probability Theory and Mathematical Statistics*. Springer, 1986.
- [16] C. Ciminelli, G. Brunetti, D. Conteduca, F. Dell'Olio, and M. N. Armenise, "Integrated Microphotonic Tuneable Delay Lines for Beam Steering in Phased Array Antennas," *2018 20th International Conference on Transparent Optical Networks (ICTON)*, Romania, 2018, pp. 1-4.
- [17] A. Kayode, "Performance of Binary Phase Shift Keying (BPSK) and Quaternary Phase Shift Keying (QPSK) Signalling Schemes in Fast and Frequency Non-Selective Rayleigh Fading Channel with a Decision Feedback Equalizer (DFE) at the Receiver," *Advanced Materials Research*, vol. 62, no. 64, pp. 99-104, 2009.